ТЕМА № 1. УСИЛИТЕЛЬНЫЕ УСТРОЙСТВА НА ОПЕРАЦИОННЫХ УСИЛИТЕЛЯХ

1.1 Операционные усилители, классификация, устройство и принцип работы [1]

Операционным усилителем принято называть интегральный усилитель постоянного тока с дифференциальным входом и двухтактным выходом, предназначенный для работы с цепями обратных связей. Название усилителя обусловлено первоначальной областью его применения - выполнением различных операций над аналоговыми сигналами (сложение, вычитание, интегрирование и др.). В настоящее время операционные усилители выполняют роль многофункциональных узлов при реализации разнообразных устройств электроники различного назначения. Они применяются для усиления, ограничения, перемножения, частотной фильтрации, генерации, стабилизации и т.д. сигналов в устройствах непрерывного и импульсного действия.

Необходимо отметить, что современные монолитные операционные усилители по своим размерам и цене незначительно отличаются от отдельных дискретных элементов, например, транзисторов (рисунок 1). Поэтому выполнение различных устройств на операционных усилителях часто осуществляется значительно проще, чем на дискретных элементах или на усилительных интегральных микросхемах.

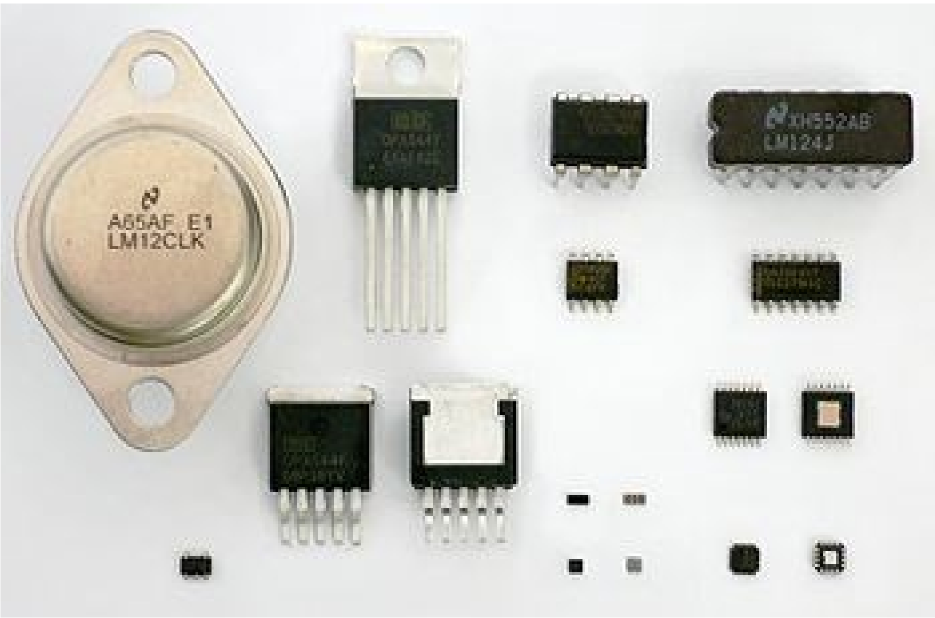


Рисунок 1. Внешний вид операционных усилителей

Идеальный операционный усилитель имеет бесконечно большой коэффициент усиления по напряжению ($K_U = \infty$), бесконечно большое входное сопротивление, бесконечно малое выходное сопротивление, бесконечно большой коэффициент обратной связи и бесконечно широкую полосу рабочих частот. Естественно, что на практике ни одно из этих свойств не может быть осуществлено полностью, однако к ним можно приблизиться в достаточной для многих областей мере.

Условное графическое обозначение операционного усилителя в соответствии с ГОСТ 2.759-82 имеет вид представленный на рисунке 2.

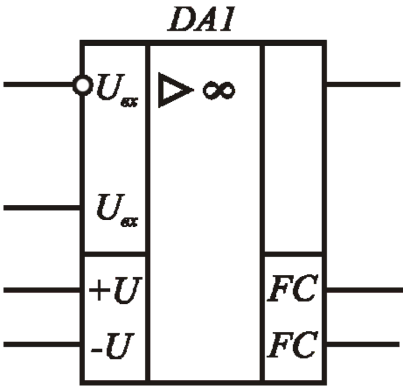


Рисунок 2. Условное графическое обозначение операционного усилителя

Операционные усилители характеризуются большим числом параметров, значения которых варьируются в широких пределах в зависимости от предъявляемых к операционным усилителям требований. Учитывая это, естественно классифицировать усилители по значению наиболее важных параметров (рисунок 3).

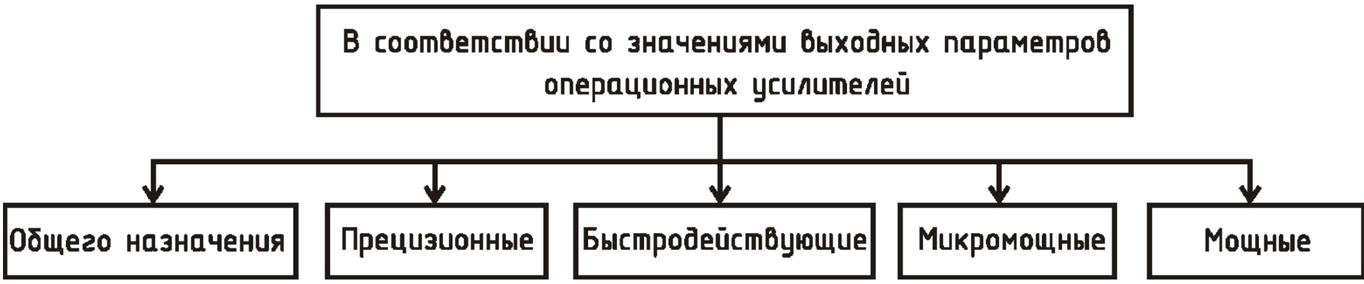


Рисунок 3

Универсальные усилители общего назначения составляют большую часть всех выпускаемых в настоящее время операционных усилителей. Это дешевые усилители среднего быстродействия, невысокой точности и малой выходной мощности, с типичными параметрами: $К_U = 10^3 \dots 10^5$, предельной частотой $f = 0{,}1 \dots 10$ МГц и напряжением смещения нулевого уровня $U_{см} = 0{,}1 \dots 10$ мВ. Под напряжением смещения нулевого уровня понимается напряжения смещения амплитудной характеристики операционного усилителя (рисунок 4).

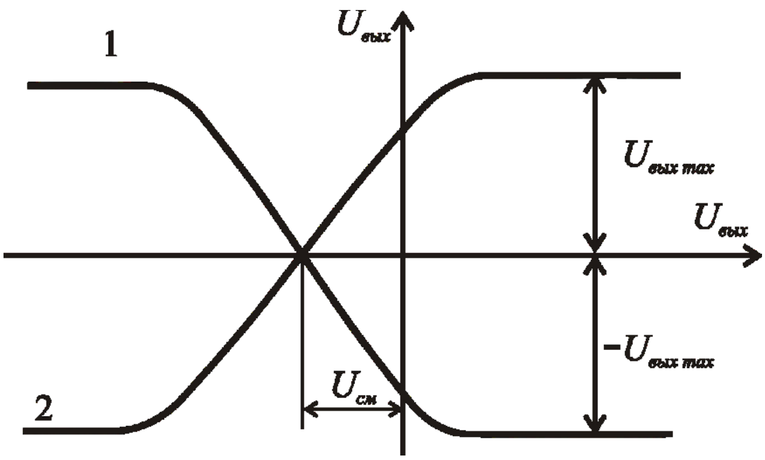


Рисунок 4

Прецизионные усилители характеризуются суммарной погрешностью не более долей процента и при среднем быстродействии имеют высокий коэффициент усиления напряжения, малое напряжение смещения нуля, большой коэффициент подавления синфазного сигнала, малый входной ток и низкий уровень шума.

Быстродействующие усилители имеют высокую частоту единичного усиления $f = 50 \ldots 100$ МГц и обеспечивают скорость нарастания выходного сигнала $\upsilon_U = 10 \ldots 1000\ \frac{\text{В}}{\text{мкс}}$ при средних точностных параметрах.

Микромощные усилители потребляют очень малый ток $I_{пит}$ порядка 1мкА при небольших уровнях напряжения электропитания $U_{пит} = \pm\ 0{,}9 \ldots \pm\ 5$ В. Все другие параметры (особенно быстродействие) у них обычно невысокие. Эти усилители используют в приборах с автономным электропитанием от гальванических или аккумуляторных батарей.

Мощные и высоковольтные усилители имеют разность положительного и отрицательного питающих напряжений свыше 50 В и выходной ток 0,1 ….1А, а некоторые модификации допускают токи до 10 …100А и мощности свыше 100 Вт.

Структурная схема операционного усилителя приведена на рисунке 5.

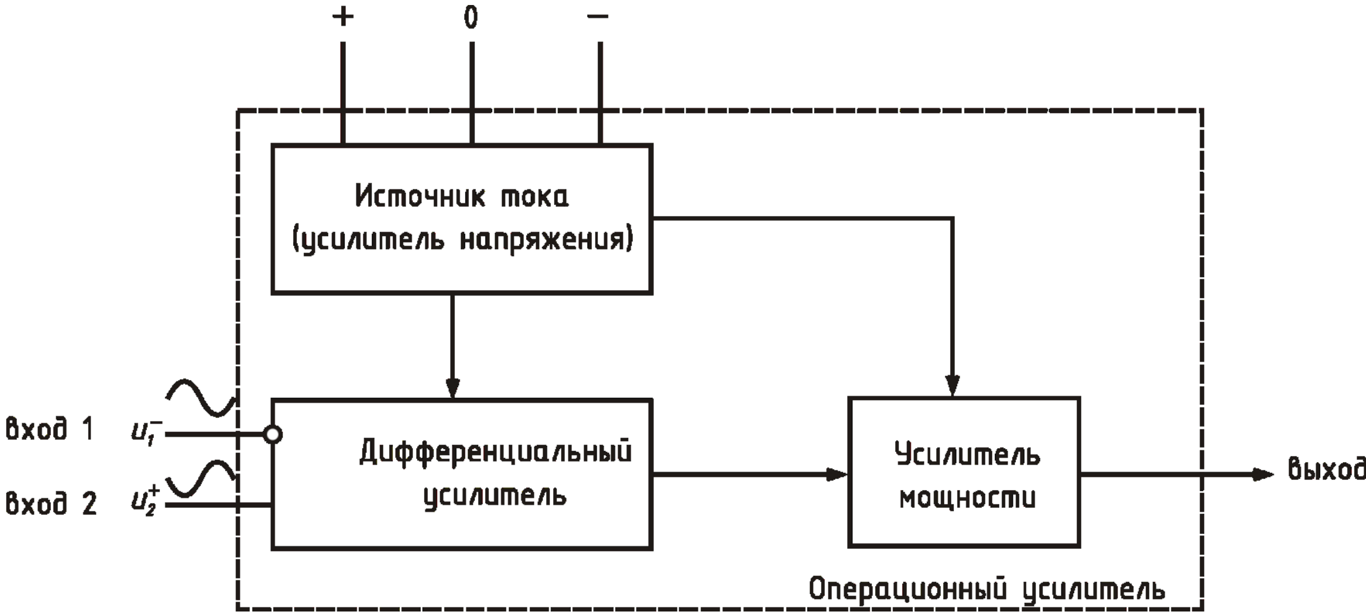


Рисунок 5

Структурная схема операционного усилителя содержит дифференциальный усилитель, а это значит, что входные сигналы можно подавать на любой из двух входов, один из которых изменяет полярность выходного напряжения и поэтому называется инвертирующим, а другой не изменяет полярности выходного напряжения и поэтому называется неинвертирующим. Инвертирующий вход можно отмечать кружочком или писать около него знак «минус». Неинвертирующий или совсем не отмечается или около него пишется знак «плюс».

Операционные усилители обычно питаются от симметричных источников напряжения, обеспечивающих одинаковое по величине положительное и отрицательное напряжение относительного общего (нулевого) провода. Общий вывод, обозначенный на схеме электрической структурной «0» одновременно является общим для входных и выходного сигналов.

Оконечный усилитель мощности обеспечивает необходимые значения входного напряжения и тока.

Принцип работы операционного усилителя достаточно прост. Он заложен в принципе функционирования дифференциального усилителя и состоит в усилении разницы напряжения между двумя входными сигналами. В этом случае напряжение на выходе будет описываться выражением:

$$U_{\text{вых}} = (u_1^{+} - u_1^{-})K,$$

где К – коэффициент усиления усилителя.

В связи с тем, что коэффициент усиления операционного усилителя достигает равен 10 000 и даже больше, то даже совсем небольшая разность напряжений на входе приведет к появлению на выходе усилителя напряжения близкого к напряжению источника питания.

1.2 Основные эксплуатационно-технические характеристики операционных усилителей

Основные эксплуатационные характеристики операционных усилителей можно разделить на две группы: статические и динамические. К статическим относятся характеристики, определяющие работу операционного усилителя в установившемся режиме:

коэффициент усиления по постоянному току

$$К(0) = \frac{\Delta U_{вых}}{\Delta U_{вх}};$$

напряжение смещения нулевого уровня $U_{см}$ – это напряжение, которое нужно приложить ко входу операционного усилителя, чтобы обеспечить напряжение на выходе $U_{вых}$=0.

входные токи $i_{вх}^{+}$ и $i_{вх}^{-}$ – это токи, протекающий через входные цепи операционного усилителя;

разность входных токов $\Delta i_{вх} = i_{вх}^{+}$ - $i_{вх}^{-}$;

температурный коэффициент напряжения смещения нулевого уровня

$$К^{T} = \frac{U_{см}}{\Delta T};$$

температурный коэффициент разности входных токов

$$К^{\Delta T} = \frac{\Delta i_{вх}}{\Delta T};$$

коэффициент ослабления синфазного сигнала – это отношение коэффициента усиления дифференциального сигнала к коэффициенту усиления синфазного сигнала

$$K_{осс} = \frac{K_{диф}}{K_{синф}};$$

максимальный выходной ток $I_{вых\ макс}$.

Динамические характеристики операционного усилителя описываются обычно двумя параметрами: предельной частотой (частотой единичного усиления) $f_{пр}$ и максимальной скоростью нарастания выходного напряжения $\upsilon_{Uвых\ макс}$.

Параметры динамического режима во многом зависят от цепей частотной коррекции, которая осуществляется с помощью RC цепей, подключаемых к соответствующих выводам операционного усилителя. Основное назначение коррекции – предотвращать возникновение автоколебаний в операционном усилителе при охвате его цепью отрицательной обратной связи.

1.3 Основные положения теории обратной связи и обеспечение стабильности в операционных усилителях

Рассмотренные выше параметры и характеристики операционных усилителей описывают его при отсутствии цепей обратной связи. Однако, операционные усилители практически всегда используются с цепями обратной связи, которые существенно влияют на все его показатели.

Определение. Под *обратной связью* в усилителях понимают передачу части энергии усиленного сигнала с выхода усилителя обратно на его вход.

Если напряжение обратной связи u_{oc} пропорционально выходному напряжению, то такую обратную связь называют *обратной связью по напряжению* (рисунок 6, а). Если напряжение u_{oc} пропорционально выходному току, то обратную связь называют *обратной связью по току* (рисунок 6, б). Возможно такое подключение цепи обратной связи к выходу усилителя, при котором напряжение обратной связи u_{oc} будет состоять из двух составляющих, пропорциональных соответственно выходному току и напряжению. В этом случае *обратная связь называется смешанной* или *комбинированной*.

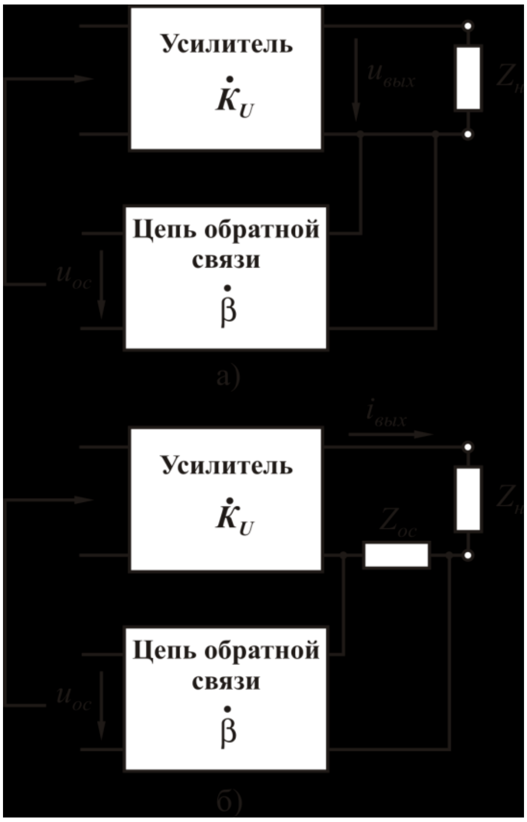


Рисунок 6

По способу подключения напряжения обратной связи к входной цепи усилителя различают *последовательную и параллельную обратные связи*. В первом случае напряжение обратной связи подключается последовательно с напряжением источника входного сигнала усилителя (рисунок 7, а), во втором – параллельно (рисунок 7, б).

В электронных усилителях часто применяется последовательная обратная связь по напряжению (рисунок 8). Рассмотрим влияние указанной обратной связи на коэффициент усиления усилителя.

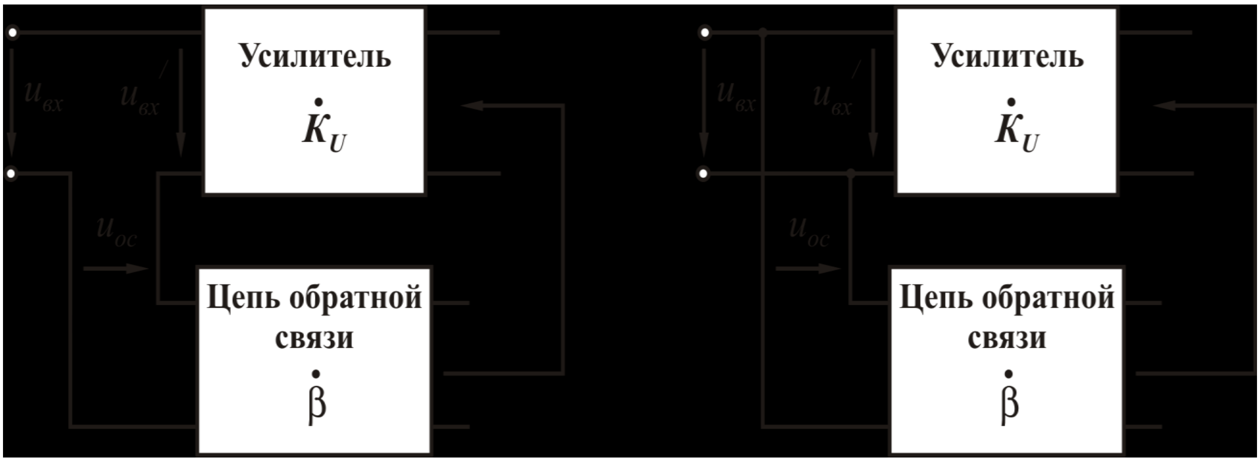
Комплексный коэффициент усиления усилителя по напряжению без обратной связи, запишется в виде

$$\dot{K}_U = \frac{\dot{U}_{\text{вых}\, m}}{\dot{U}_{\text{вх}\, m}}.$$

Коэффициент передачи цепи обратной связи

$$\dot{\beta} = \frac{\dot{U}_{oc\, m}}{}$$

$$\dot{\beta} = \frac{\dot{U}_{oc.\ m}}{\dot{U}_{вых.\ m}}. \qquad \textbf{(4.10)}$$



а) **б)**

Рисунок 7. Виды обратной связи по входу

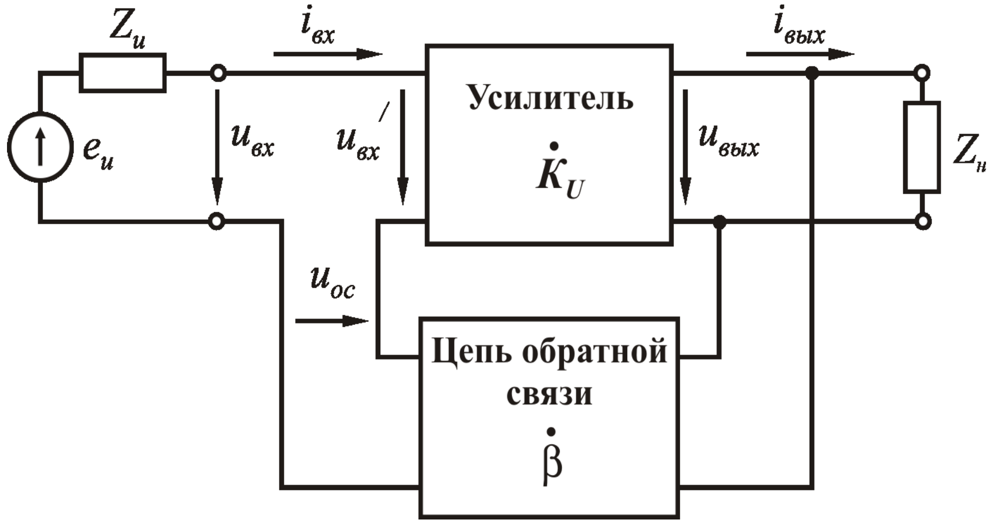


Рисунок 8. Структурная схема усилителя с последовательной обратной связью по напряжению

Коэффициент усиления усилителя с обратной связью

$$\dot{K}_{U\ oc} = \frac{\dot{U}_{выхm}}{\dot{U}_{вхm}}. \qquad \textbf{(4.11)}$$

В общем случае

$$\dot{U}^{/}_{вх.\ m} = \dot{U}_{вх.\ m} + \dot{U}_{oc.\ m},$$

тогда, с учетом выражения (4.10), получим

$$\dot{U}^{/}_{вх.\ m} = \dot{U}_{вх.\ m} + \dot{\beta}\dot{U}_{вых.\ m},$$

откуда

$$\dot{U}_{вх.\ m} = \dot{U}^{/}_{вх.\ m} - \dot{\beta}\dot{U}_{вых.\ m}.$$

Подставляя значение $\dot{U}_{вх.\ m}$ в выражение (4.11), получаем

$$\dot{K}_{U\,oc} = \frac{\dot{U}_{вых.\ m}}{\dot{U}^{/}_{вх.\ m} - \dot{\beta}\dot{U}_{вых.\ m}}.$$

Разделим числитель и знаменатель на $\dot{U}^{/}_{вх.\ m}$ и учтем равенство (4.9):

$$\dot{K}_{U\,oc} = \frac{\dot{K}_U}{1 - \dot{\beta}\dot{K}_U} \qquad \textbf{(4.12)}$$

Так как $\dot{K}_U = K_U e^{j\varphi_y}$ и $\dot{\beta} = \beta e^{j\varphi_{oc}}$, где $\boldsymbol{\varphi_y}$ и $\boldsymbol{\varphi_{oc}}$ – фазовые сдвиги напряжения сигнала, вносимые усилителем и цепью обратной связи. Выражение (4.12) можно записать в виде

$$\dot{K}_{U\,oc} = \frac{K_U e^{j\varphi_y}}{1 - \beta e^{j\varphi_{oc}} K_U e^{j\varphi_y}}. \qquad \textbf{(4.13)}$$

В случае если фазовые сдвиги, вносимые усилителем и цепью обратной связи, противофазны $\boldsymbol{\varphi_y = 0}$, $\boldsymbol{\varphi_{oc} = \pi}$, то $\boldsymbol{\beta K_U e^{j(\varphi_y + \varphi_{oc})} = -\beta K_U}$ – величина вещественная и отрицательная. В этом случае модуль коэффициента усиления усилителя с обратной связью

$$K_{U\,oc} = \frac{K_U}{1 + \beta K_U}. \qquad \textbf{(4.14)}$$

Обратная связь, при которой напряжение обратной связи поступает на вход усилителя в противофазе с входным напряжением, называется *отрицательной*. Как видно из выражения (4.14), отрицательная обратная связь уменьшает коэффициент усиления усилителя в ($\boldsymbol{1 + \beta K_U}$) раз.

При $\boldsymbol{\varphi_y + \varphi_{oc} = 0}$, то есть при совпадении фазы напряжений на входе и обратной связи $\boldsymbol{\beta K_U e^{j0} = \beta K_U}$. Тогда из выражения (4.13) получим

$$K_{U\,oc} = \frac{K_U}{1 - \beta K_U}. \qquad \textbf{(4.15)}$$

⏩ Обратная связь, при которой фазы напряжений $\boldsymbol{u_{oc}}$ и $\boldsymbol{u_{вх}}$ совпадают, называется *положительной*. При положительной обратной связи коэффициент усиления усилителя увеличивается.

Несмотря на то, что отрицательная обратная связь уменьшает коэффициент усиления усилителя, она находит широкое применение в усилителях, так как при ее введении улучшается ряд других параметров усилителя.

1.4 Базовые включения операционных усилителей

Коэффициенты усиления операционных усилителей имеют заметный технологический разброс и нестабильны во времени. Технологический разброс обусловлен разбросом значений сопротивлений резисторов и коэффициентов передачи по току транзисторов. Нестабильность коэффициентов усиления во времени вызывается влиянием температуры окружающей среды и изменением напряжения питания. Из-за указанных причин коэффициент усиления операционного усилителя может измениться в несколько раз.

Для устранения влияния дестабилизирующих факторов на значение коэффициента усиления вводят обратную связь. Под обратной связью понимается передача части энергии с выхода усилителя обратно на его вход. В зависимости от фазы сигнала подаваемого обратно на вход различают положительную и отрицательную обратную связь. При организации положительной обратной связи часть сигнала с выхода подается обратно на вход в фазе, а при отрицательной – в противофазе.

Усилитель со стабильным коэффициентом получают при использовании операционного усилителя, охваченного глубокой отрицательной обратной связью. Однако для того, что бы анализировать работу операционного усилителя с отрицательной обратной связью необходимо уяснить два основных правила.

Во-первых, операционный усилитель обладает таким большим коэффициентом усиления по напряжению, что изменение напряжения между входами на несколько долей милливольта вызывает изменение выходного напряжения в пределах полного диапазона. Отсюда формируем:

Правило 1: Выход операционного усилителя стремиться к тому, чтобы разность напряжений между его входами была равна нулю.

Во-вторых, операционный усилитель потребляет очень небольшой входной ток (операционный усилитель типа LF411 потребляет всего 0,2 нА, а операционный усилитель со входами на полевых транзисторах – порядка пикоампер). Отсюда

Правило 2: Входы операционного усилителя ток не потребляют.

В зависимости от того, на какой вход операционного усилителя воздействует входной сигнал, различают два основных типа операционных усилителей: инвертирующий и неинвертирующий.

Рассмотрим схемы этих усилителей в отдельности.

1.5.1 Инвертирующий усилитель

Принципиальная схема инвертирующего усилителя изображена на рисунке 1.

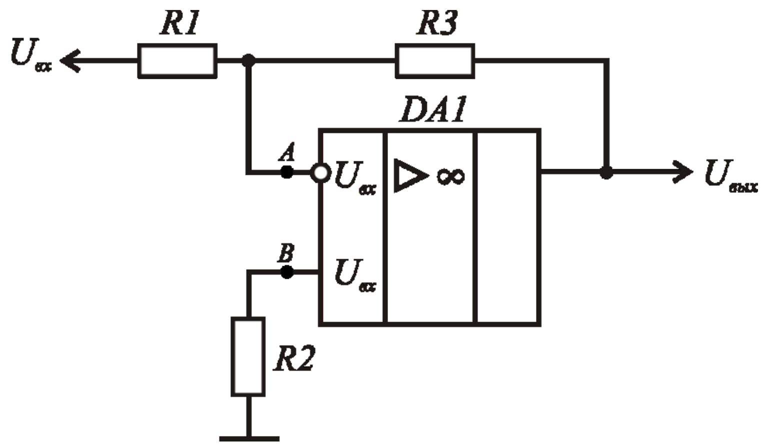


Рисунок 1

Проанализируем схему усилителя. Для начала рассмотрим выполнение первого правила. Как видно из рисунка 1 положительный вход подключен к общему проводу («земле») через токоограничивающий резистор *R2*. Это означает, что потенциал точки B ($U_{\text{вх}}^{+}$) равен потенциалу «земли» $U_{\text{вх}}^{+} = 0$. Напряжение на выходе операционного усилителя равно

$$U_{\text{вых}} = \text{К}_{\text{Д}} \cdot (U_{\text{вх}}^{-} - U_{\text{вх}}^{+}). \quad (1)$$

Допустим, что напряжение на выходе операционного усилителя равно 3 В, а коэффициент усиления $3{\cdot}10^{7}$. Тогда в соответствии (1) получаем $U_{\text{вх}}^{-} = 0{,}1$ мкВ. То есть на инвертирующем входе действует потенциал близкий к нулю. Отсюда следует, что потенциалы на обоих входах с хорошей точностью можно считать равными $U_{\text{вх}}^{+} = U_{\text{вх}}^{-} = 0$. Поскольку напрямую входы операционного усилителя гальванически не связаны, то такой эффект называется виртуальным или мнимым заземлением. А это означает, что входной ток $I_{вх}$ протекая через резистор *R1* создает на нем падение напряжение равное

$$U_{R1} = U_{\text{вх}} = I_{\text{вх}}R1.$$

А выходной ток $I_{вых}$ соответственно

$$U_{R3} = U_{\text{вых}} = I_{\text{вых}}R3.$$

Поскольку входы операционного усилителя ток не потребляют, то протекающие через резисторы токи равны, а следовательно

$$\frac{U_{\text{вых}}}{U_{\text{вх}}} = \text{К}_{\text{Д}} = -\frac{R3}{R1}.$$

Величина резистора *R2* определяется выражением

$$R2 = \frac{R1 \cdot R3}{R1 + R3}.$$

Рассмотрим механизм действия обратной связи. Представим, что на входе операционного усилителя действует сигнал с амплитудным значением напряжения, равным 1,5 В (рисунок 2).

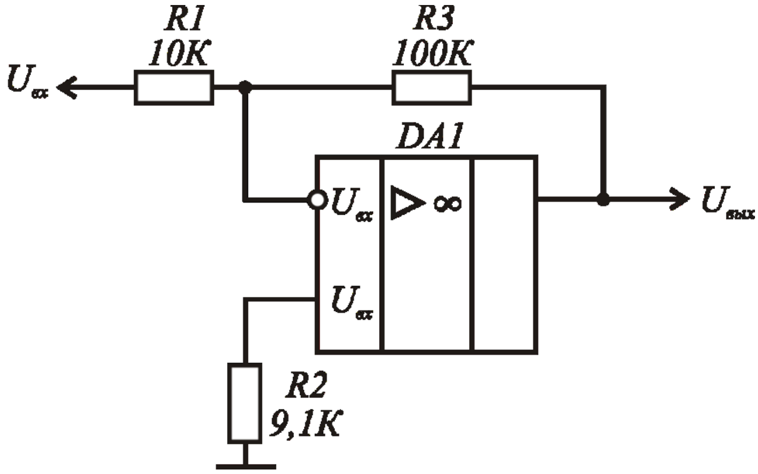


Рисунок 2

Допустим, в какой – то момент времени напряжение на выходе стало равным 0В. Так как резисторы *R1* и *R3* образуют делитель напряжения, с помощью которого напряжения на инвертирующем входе присутствует напряжение равное 1,35 В. Операционный усилитель фиксирует рассогласование по входам, и напряжение на его выходе начинает уменьшаться. Изменение продолжается до тех пор, пока выходное напряжение не уменьшится до -15В. В этот момент потенциалы входов станут одинаковыми и равными нулю.

Определим основные параметры схемы.

Входное сопротивление этой схемы определяется сопротивлением *R1* так как $U_{\text{вх}}^{-} \approx 0$ (мнимое заземление).

Выходное сопротивление

$$R_{\text{вых}} \to 0,$$

так как

$$R_{\text{вых}} = \frac{dU_{\text{вых}}}{dI_{\text{вых}}},$$

а

$$U_{\text{вых}} = -\frac{R3}{R1} U_{\text{вх}},$$

от $I_{\text{вых}}$ не зависит. Это не означает, конечно, что к выходу операционного усилителя можно подключить нагрузку сколь угодно малого сопротивления, так как $I_{\text{вых}\, max}$ ограничен

$$R_{\text{н}\, min} = \frac{U_{\text{вых}}}{I_{\text{вых}\, max}},$$

то есть минимальное сопротивление нагрузки зависит от амплитуды выходного напряжения.

К недостаткам схемы можно отнести то, что она обладаем малым входным импедансом, особенно для усилителей с большим коэффициентом усиления по напряжению, в которых резистор *R1*, как правило, имеет не большое номинальное значение.

Работоспособность схемы можно проверить в электронной лаборатории Electronics Workbench. Результаты работы схемы представлены на рисунке 3.

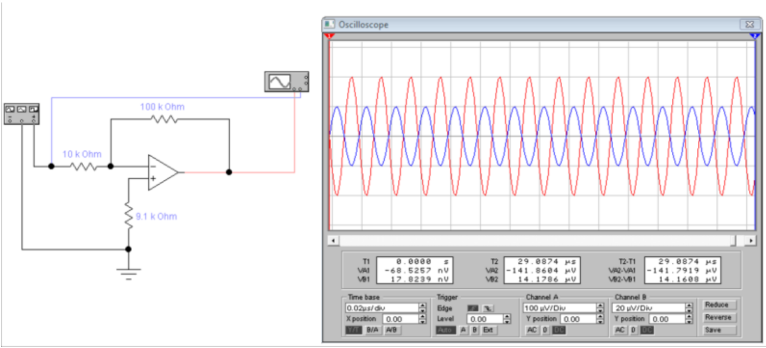


Рисунок 3

Как видно из представленной осциллограммы два сигнала находятся в противофазе, что собственно и присуще инвертирующему усилителю.

1.5.2 Неинвертирующий усилитель (на самостоятельное изучение)

Принципиальная схема неинвертирующего усилителя изображена на рисунке 4.

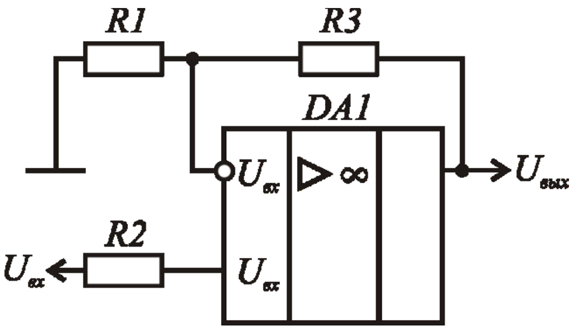


Рисунок 4

Как следует из рисунка 4 у неинвертирующего усилителя входной сигнал подается на положительный вход операционного усилителя. Напряжение обратной связи снимается с делителя напряжения *R1R3* и подается на инвертирующий вход усилителя. Численное значение этого напряжения определяется как

$$U_{вх}^{-} = \frac{U_{вых} \cdot R1}{R1 + R3}.$$

В соответствии с правилом 1 $U_{вх} = U_{вх}^{-}$, тогда коэффициент усиления неинвертирующего усилителя

$$К = \frac{U_{вых}}{U_{вх}} = 1 + \frac{R3}{R1}.$$

Входное сопротивление схемы

$$R_{вх\ ОУ} = \frac{R_{вх} \cdot К \cdot R1}{R1 + R3}.$$

Выходное сопротивление $R_{вых} \approx 0$.

Работоспособность схемы также проверяем с помощью электронной лаборатории Electronics Workbench. Моделируемая схема, а также результаты ее работы представлены на рисунке 5. Как видно из рисунка входной и выходной сигналы совпадают по фазе, что и характерно для неинвертирующего усилителя.

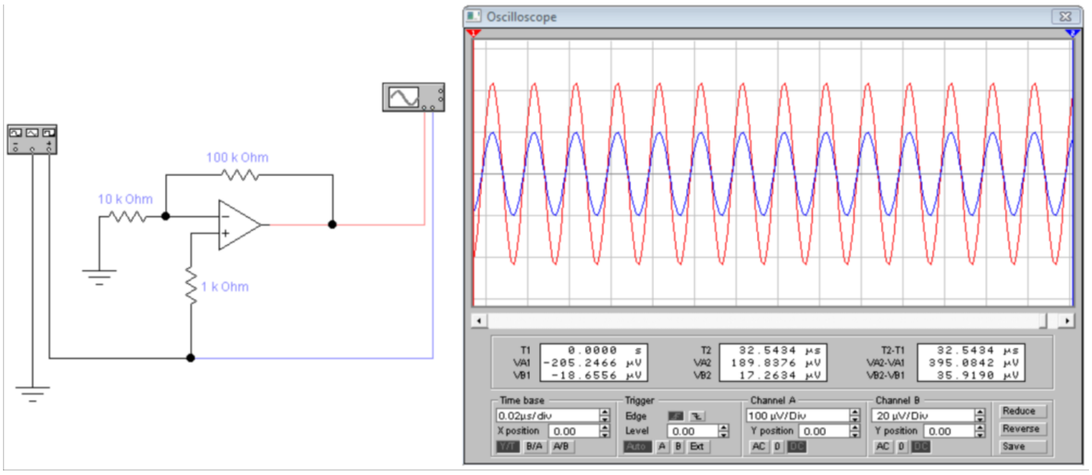
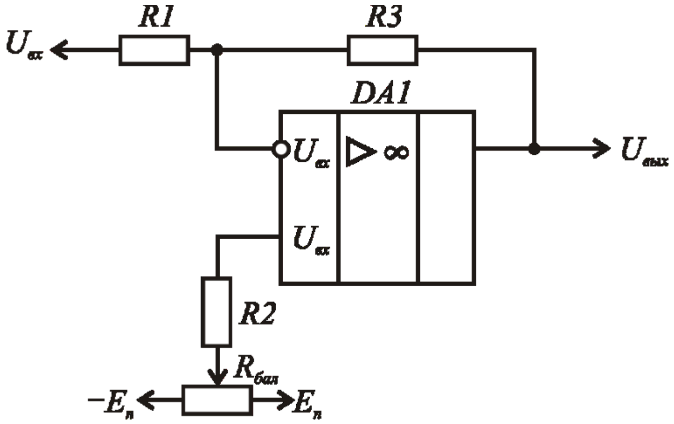


Рисунок 5

1.6 Особенности эксплуатации операционных усилителей

Главные особенности эксплуатации операционных усилителей связаны с их балансировкой, защитой от пробоя и коррекцией их частотных характеристик. Операционные усилители балансируют для компенсации смещения и разности входных токов. В наиболее простых операционных усилителях балансировку осуществляют с помощью внешних напряжений, подаваемых с регулировочных резисторов $R_{БАЛ}$ на неинвертирующий (рисунок 6) или инвертирующий (рисунок 7) входы.



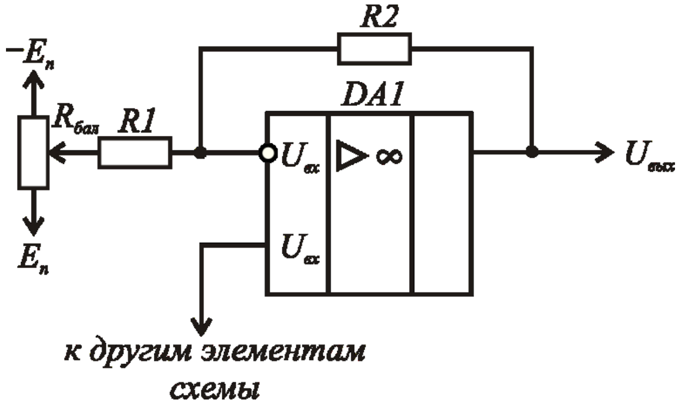


Рисунок 6 Рисунок 7

Величины сопротивлений резисторов подбирают так, чтобы модуль сигнала балансировки не превышал максимальной величины модуля дифференциального сигнала, которая составляет обычно единицы мВ. В более совершенных операционных усилителях предусматриваются специальные выводы компенсации нуля и тогда балансировка проводится, например, с помощью элементов, подключаемых к специальным выводам микросхемы.

Недостатком приведенных схем является сильное влияние цепей регулировки на коэффициент усиления. Простое увеличение сопротивлений регулировочных резисторов для уменьшения такого влияния нецелесообразно, поскольку возрастают ошибки, обусловленные входными токами. Поэтому целесообразно включить на входе операционного усилителя регулируемый источник двухполярного тока вместо подстроечного резистора.

Уменьшение входных токов проще всего достичь выравниванием суммарных сопротивлений резисторов, подключенных ко входам операционного усилителя. В показанной на рисунке 8 схеме требуемое согласование сопротивлений резисторов, подключаемых ко входам операционного усилителя, достигается использованием дополнительного резистора R2, сопротивление которого рассчитывается из равенства:

$$R2 = R3 + \frac{R1 \cdot R4}{R1 + R4}.$$

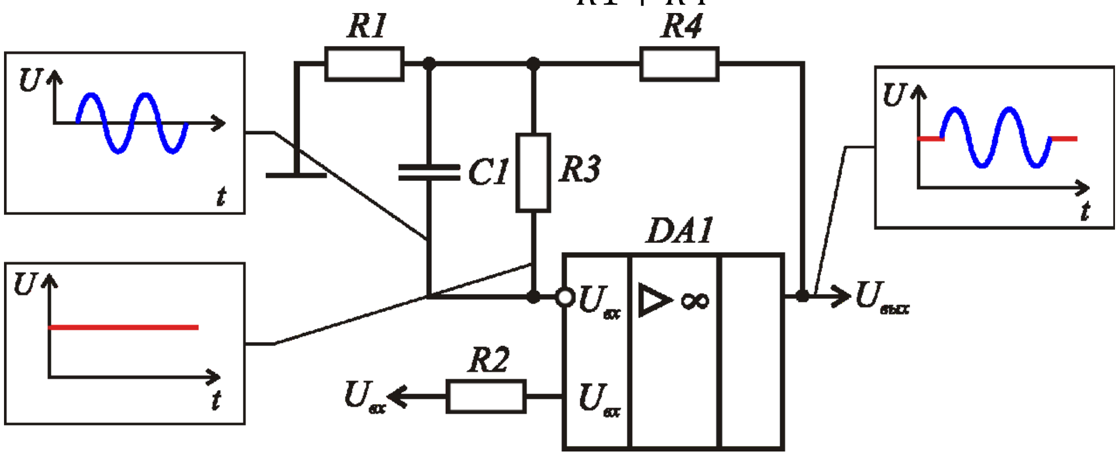


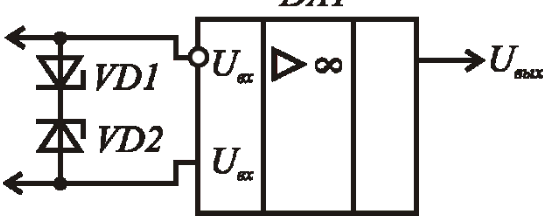
Рисунок 8

Напряжение ошибки, обусловленной входными токами операционного усилителя, для этой схемы рассчитывается из равенства

$$\Delta U = (i_1^+ - i_1^-) \cdot R2 \cdot \left(1 + \frac{R4}{R1}\right).$$

Приведенная схема оказывается особенно эффективной, когда требуется получить большой коэффициент передачи. В этом случае приходится использовать резистор *R1* с небольшим сопротивлением и посредством введения в схему резистора *R3* выравнивать сопротивления во входных цепях операционного усилителя при большом сопротивлении R2. Дополнительный резистор R3 необходимо зашунтировать конденсатором небольшой емкости *C1* (обычно 20...100пФ), чтобы исключить самовозбуждение операционного усилителя.

Защита операционных усилителей от избыточных напряжений на входе выполняется постановкой на входе стабилитронов (рисунок 9) или диодов (рисунок 10).



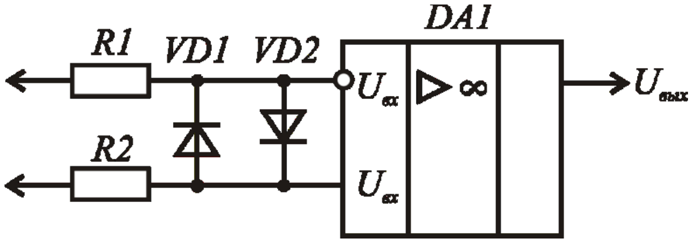


Рисунок 9 Рисунок 10

В схеме (рисунок 9) максимальное напряжение между инвертирующим и неинвертирующим входами равно сумме напряжения пробоя и прямого падения напряжения на стабилитроне и составляет несколько вольт.

В схеме (рисунок 10) оно равно максимальному значению прямого падения напряжения диода и составляет несколько десятых вольта. Избыток напряжения гасится на резисторах *R1* и *R2*.

1.7 Логарифмирование сигналов

Чтобы выполнить логарифмирование аналогового сигнала, необходимо в цепь обратной связи операционного усилителя включить *p-n* переход. При этом выходной сигнал логарифмического преобразователя будет пропорционален логарифму входного сигнала. Схема простейшего логарифмического преобразователя показана на рисунке 1.

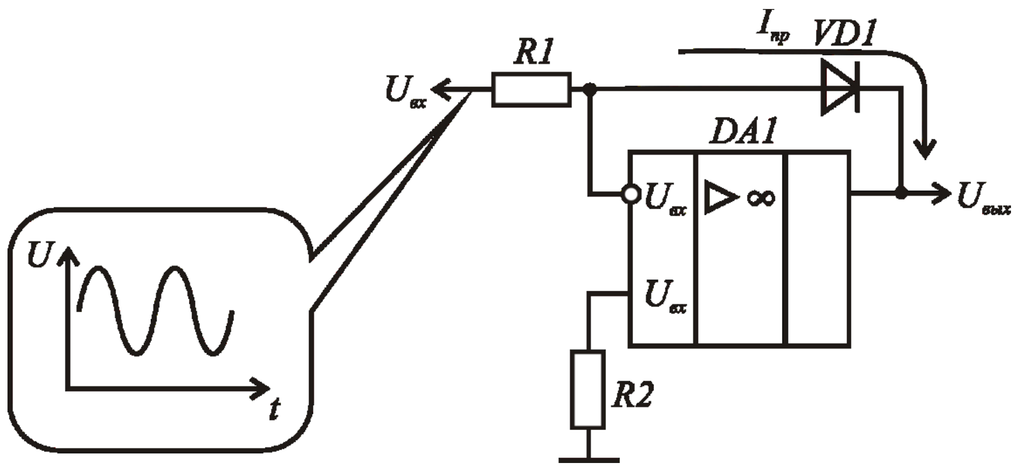


Рисунок 1

Из дисциплины общая электротехника и электроника известно, что ток, протекающий через открытый *p-n* переход диода *VD1* описывается уравнением Эберса – Молла

$$I_{\text{пр}} = I_{\text{обр}}\left(e^{\frac{qU_{\text{пр}}}{kT}} - 1\right),$$

где $I_{\text{обр}}$ - ток, протекающий через закрытый *p-n* переход или обратный ток; $U_{\text{пр}}$ - напряжение, приложенное к полупроводниковому диоду для его смещения в прямом направлении; q – заряд электрона; k – постоянная Больцмана; T - температура в градусах Кельвина.

Из схемы на рисунке 1 следует, что прямой ток, протекающий через диод *VD1* будет определятся выражением

$$I_{\text{пр}} = \frac{U_{\text{вх}}}{R1} = -I_{\text{обр}}\left(e^{\frac{qU_{\text{пр}}}{kT}} - 1\right).$$

Поскольку напряжение на диоде $u_d = -U_{\text{вых}}$, а также принимая, что температурный потенциал *p-n* перехода равен

$$\varphi_T = \frac{kT}{e}$$

получим

$$U_{\text{вых}} = -\varphi_T ln\frac{U_{\text{вх}}}{I_{\text{обр}}R1} = \varphi_T\left(lnI_{\text{обр}}R1 - lnU_{\text{вх}}\right).$$

Результат моделирования простейшего логарифмирующего преобразователя в Electronics Workbench представлен на рисунке 2.

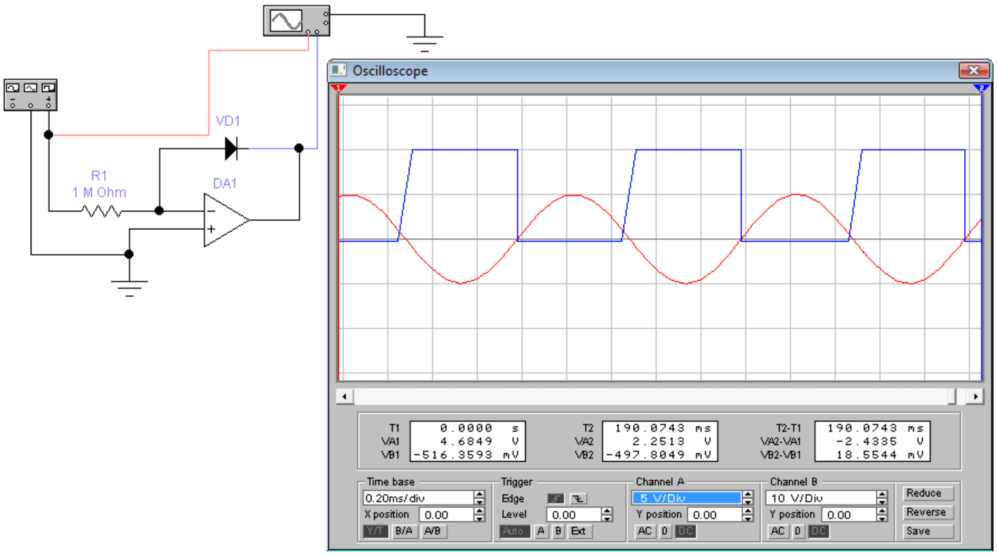
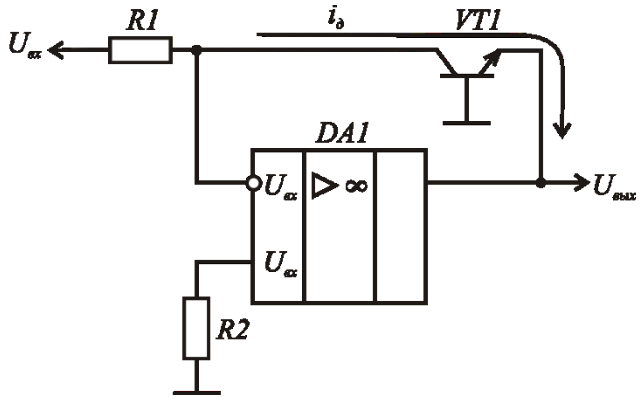


Рисунок 2

Однако рассмотренный нами простейший преобразователь широко не применяется из-за двух причин. Во – первых, он очень чувствителен к температуре (с повышение температуры, подвижность основных носителей заряда увеличивается, следовательно, возрастает ток и изменяется выходное напряжение). Во – вторых, полупроводниковые диоды не обеспечивают хорошей точности преобразования, то есть зависимость между прямым напряжением и током не совсем логарифмическая. Поэтому удовлетворительная точность может быть получена при изменении входного напряжения в пределах двух декад. (Под декадой понимается внесистемная единица частотного интервала или интервала входных напряжений, которая равна интервалу между двумя частотами или напряжениями, десятичный логарифм отношения которых $lg\frac{U_1}{U_2} = 1$).

Лучшие характеристики имеют логарифмические преобразователи на биполярных транзисторах. При этом возможно два варианта включения транзистора с заземленной базой (рисунок 3) и диодное включение (рисунок 4).



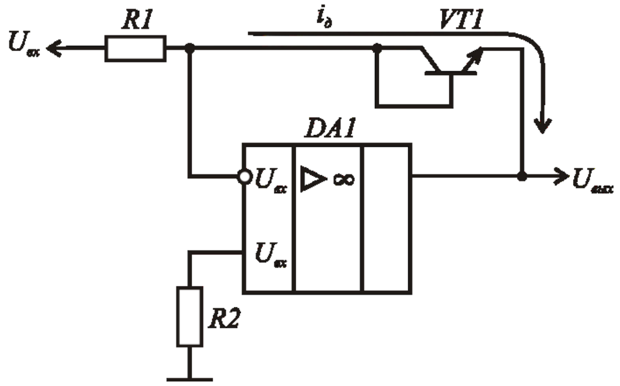
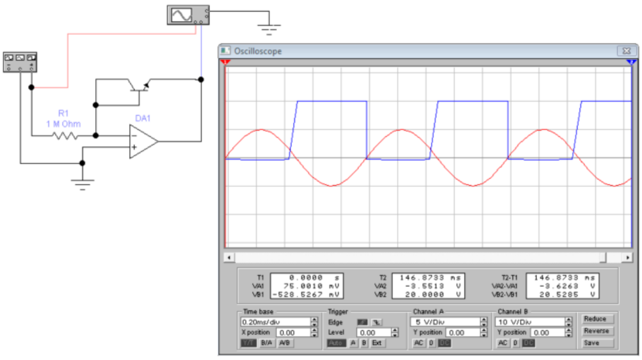


Рисунок 3 Рисунок 4

На рисунках 5 и 6 изображены скриншоты результатов моделирования схем, представленных на рисунках 3 и 4.

Схема экспоненциального преобразователя во многом похожа на схему логарифмического преобразователя за тем отличием, что экспонирующий *p-n* переход включен в цепь входного сигнала (рисунок 7).



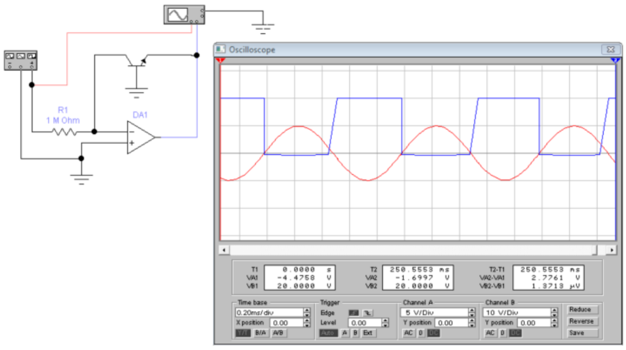


Рисунок 5 Рисунок 6

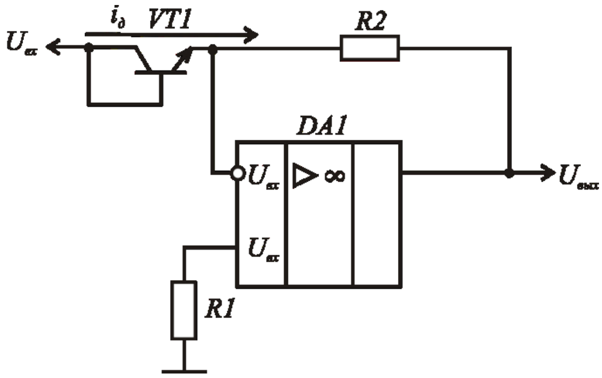


Рисунок 7

Ошибки преобразования, обусловленные операционным усилителем, возникают в первую очередь из-за действия напряжения смещения нуля $U_{см}$ входных токов и их температурных дрейфов. Относительную ошибку логарифмирования, вызываемую перечисленными факторами, можно вычислить из следующей формулы

$$\delta = \frac{\left[U_{см} + \Delta U_{см} + \left(I_{вх} + \Delta I_{вх}\right)R_д\right]}{U_{вх}},$$

где $\Delta U_{см}$ и $\Delta I_{вх}$ - изменение $U_{см}$ и $I_{вх}$ в рабочем диапазоне температуры, $R_г$ – сопротивление источника сигнала.

1.8 Извлечение квадратного корня

Схема на рисунке 8 обеспечивает извлечение квадратного корня с точностью 1% для входных напряжений, изменяющихся в диапазоне 0...100В.

Схема состоит из трех каскадов: каскада возведения в квадрат на *DA1*, компаратора на *DA2* (компаратором называется устройство, предназначенное для сравнения сигналов) и повторителя напряжений на *DA3*. Устройство работает посредством сравнения входного напряжения со значением квадрата входного напряжения, которое поступает по цепи обратной связи. Когда эти напряжения равны, то выходное напряжение равно корню квадратному из входного.

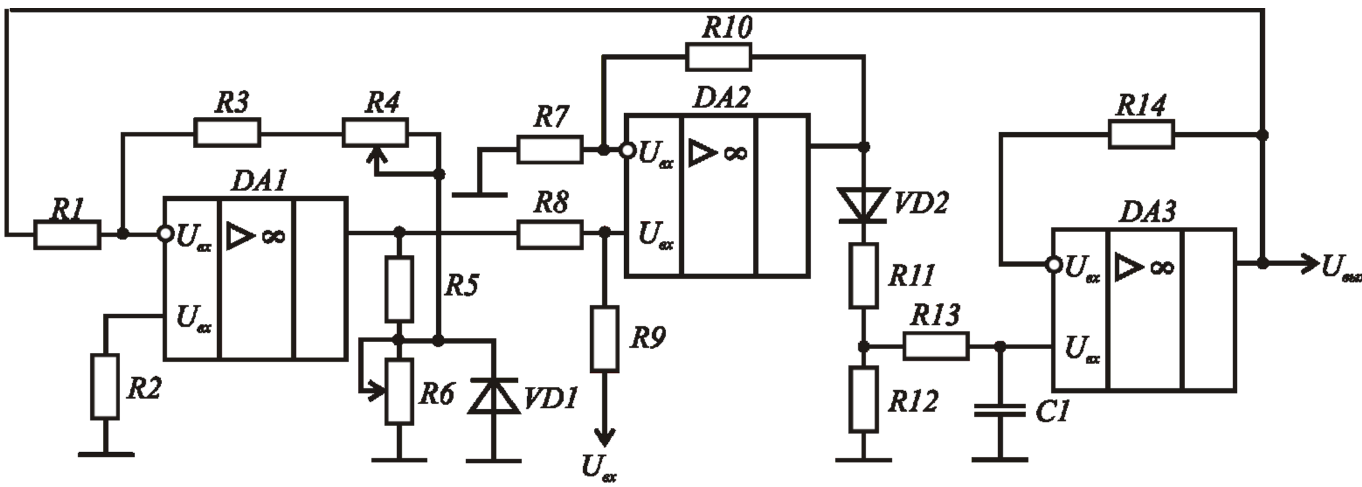


Рисунок 8

Схема может работать для положительных входных сигналов произвольной амплитуды, если на вход напряжение подается через делитель, например, для $U_{вх}$ = 100В необходим делитель 1:10. Входное напряжение сравнивается с отрицательным выходным напряжением *DA1* с помощью *DA2*, на базе которого построен неинвертирующий усилитель с коэффициентом усиления,

$$К = \frac{R10}{R7}.$$

Выходное напряжение *DA2*, которое всегда положительно, подается через фильтр, построенный на *VD2 R11 – R13* и *C1*, на прямой вход *DA3*. Фильтр устраняет отрицательные выбросы выходного напряжения *DA2*, возможные при быстрых изменениях $U_{вх}$, и сглаживает высокочастотные составляющие выходного сигнала *DA2*.

Схема возведения в квадрат на базе *DA1* выполняет требуемую функцию благодаря включению в цепь обратной связи операционного усилителя диода *VD1*. Требуемая точность работы схемы возведения в квадрат достигается путем настройки всего устройства в некоторых точках диапазона изменения $U_{вх}$ с помощью подстроечных резисторов *R4* и *R6*. Сначала при $U_{вх}$ = 10В подстройкой резистора *R4* устанавливается $U_{вых} = \sqrt{10}$. Затем $U_{вх}$ уменьшается, в нескольких точках проверяется выполнение равенства $U_{вых} = \sqrt{U_{вх}}$, и, если необходимо, то производится подстройка с помощью *R6*. После этого вновь при $U_{вх}$ = 10В с помощью *R1* устанавливается $U_{вых} = \sqrt{10}$ и затем при $U_{вх} < 10$ В подстраивается $U_{вых}$ с помощью *R6*. Точность вычисления, достигаемая при этом, равна 1%, но если этой точности недостаточно, то производится третий цикл подстройки. Диод необходимо подобрать таким образом, чтобы при падении напряжения на нем, равным 0,8 В его сопротивление было приблизительно равно 160 Ом.

1.9 Вычисление среднеквадратического значения

К характеристикам, описывающим сигнал, относятся его среднеквадратическое, амплитудное и среднее значения. Среднеквадратическое значение наиболее полно описывает сигнал, так как является показателем энергии, которую он несет и которая не зависит от формы сигнала. Например, некоторые методы температурных измерений основаны на преобразовании теплового изменения сигнала в приращение энергии и измерении последней.

Используя средства аналоговой вычислительной техники, можно произвести математическую операцию получения среднеквадратического значения, либо определяя среднюю величину сигнала и затем соответствующее ей среднеквадратическое значение, либо сразу вычисляя последнее. Хотя применение первого метода ограничено для некоторых типов сигналов, он проще реализуется. Для получения средней величины сигнал выпрямляется схемой выделения абсолютной величины и затем фильтруется. Из полученной таким образом средней величины определяется среднеквадратическое значение после умножения на некоторый коэффициент, зависящий от формы входного сигнала. Для определения коэффициента преобразования среднее значение данного сигнала сравнивается с его среднеквадратическим значением с помощью уравнения

$$U = \sqrt{\frac{1}{T}\int U^2(t)dt} = \sqrt{[\overline{U}(t)]^2}.$$

Например, для синусоиды среднеквадратическое значение равно средней абсолютной величине, умноженной на коэффициент 1,1. Для биполярного прямоугольного сигнала коэффициент равен 1. При известной форме сигнала коэффициент преобразования можно учесть введением усиления сигнала непосредственно в схеме выделения среднего значения.

Чтобы полностью реализовать указанную выше последовательность математических операций и выделить, таким образом, среднеквадратическое значение сигнала произвольной формы, можно воспользоваться схемами, показанными на рисунке 9 и 10.

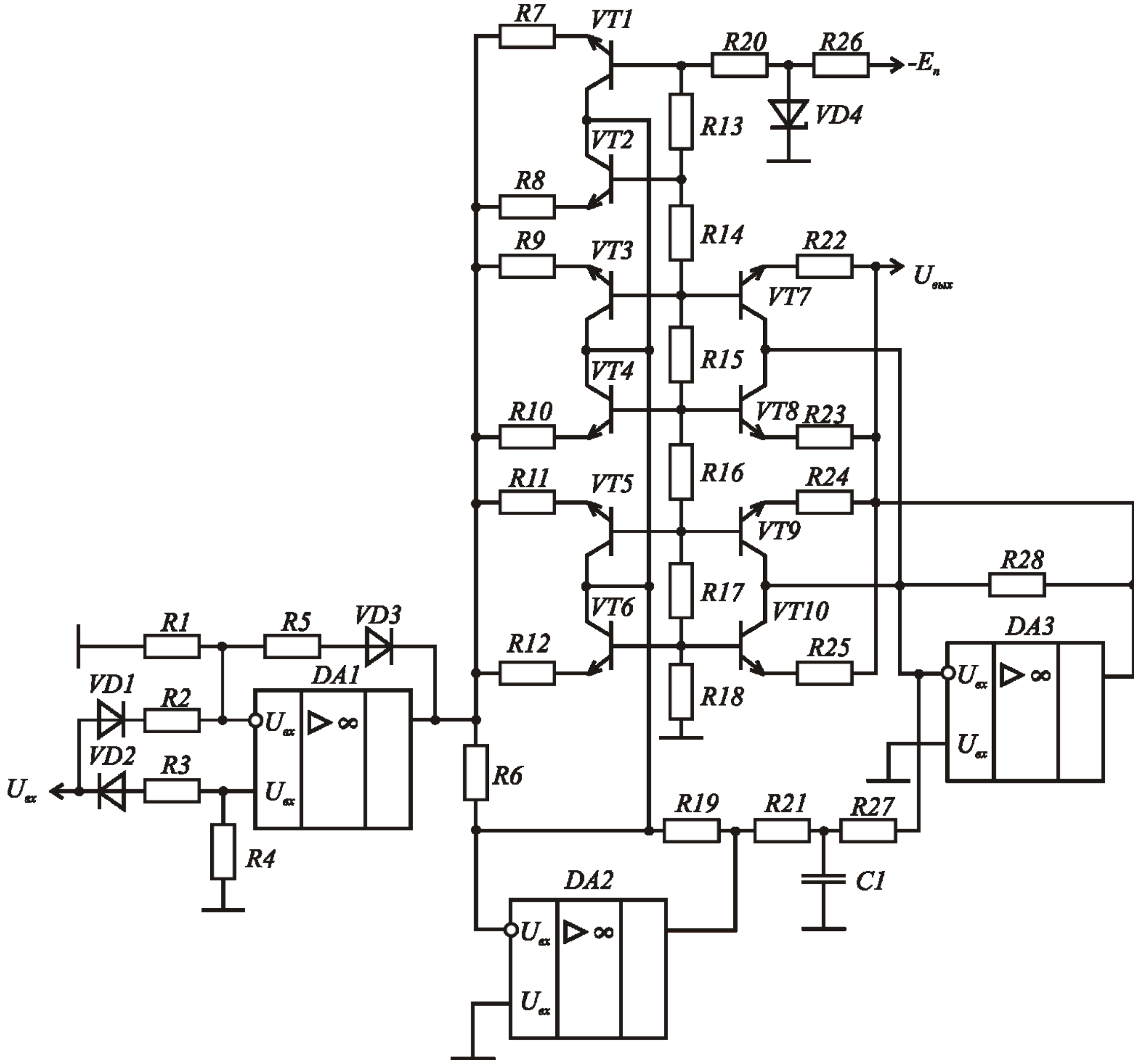


Рисунок 9

Схема, изображенная на рисунке 9, обеспечивает точность около 1%. Входной каскад на *DA1* выполняет операцию выделения абсолютного значения сигнала. Следующий каскад обеспечивает квадратичное преобразование напряжения. Он выполнен на усилителе *DA2* и кусочно-линейном аппроксиматоре на транзисторах *VT1 – VT6*. Пороги срабатывания аппроксиматоров задаются делителями напряжения в базовых цепях транзисторов, а проводимости соответствующих ветвей аппроксиматора определяются резисторами в цепях эмиттеров. Пороговые напряжения аппроксимации изменяются в геометрической прогрессии, что позволяет получить достаточно высокую точность в широком диапазоне изменения амплитуды при небольшом числе ветвей.

Фильтр нижних частот, включающий конденсатор *C1*, интегрирует сигнал, выделяя тем самым из него низкочастотную составляющую на фоне случайных высокочастотных помех. Обратноквадратический преобразователь, служащий для линеаризации передаточной характеристики схемы, как и квадратический, состоит из кусочно-линейного аппроксиматора *VT7 – VT10* и усилителя *DA3*. Аппроксиматор обратноквадратического преобразователя содержит меньшее число ветвей, так как амплитудный динамический диапазон сигнала после интегрирования уменьшается.

Преобразователь обладает единичным коэффициентом передачи эффективного значения. Отношение максимально допустимой амплитуды на входе к эффективному значению не превышает 7. Фильтр нижних частот имеет частоту среза около 10 Гц, определяемую емкостью конденсатора *C*. Диапазон изменения входного напряжения лежит в пределах ±1В, а максимальная частота преобразования $f_{вх} < 10$ кГц.

Схема на перемножителях показана на рисунке 10.

Рисунок 10

Входной сигнал возводится в квадрат перемножителем *П1*, а затем усредняется полосовым фильтром верхних частот на *DA1*. Параметры фильтра *R1C1* определяются из требуемых значений выброса и длительности переходного процесса. Выход фильтра соединяется с прямым входом операционного усилителя, у которого в цепи обратной связи включен перемножитель для построения схемы вычислений среднеквадратического значения. Для того чтобы напряжение между входами операционного усилителя *DA1* было близко к нулю, его выходное напряжение должно быть такое, чтобы выходные напряжения перемножителя *П2* и фильтра *R1C1* были равны. Благодаря тому, что перемножитель в цепи обратной связи также возводит сигнал в квадрат, на выходе операционного усилителя появляется среднеквадратическое значение входного напряжения. Точность преобразования около 5% ограничивается ошибками перемножителей и усилителей, а диапазон входного напряжения лежит в пределах $\pm$10В.

Внешний вид схемы изображен на рисунке 11.

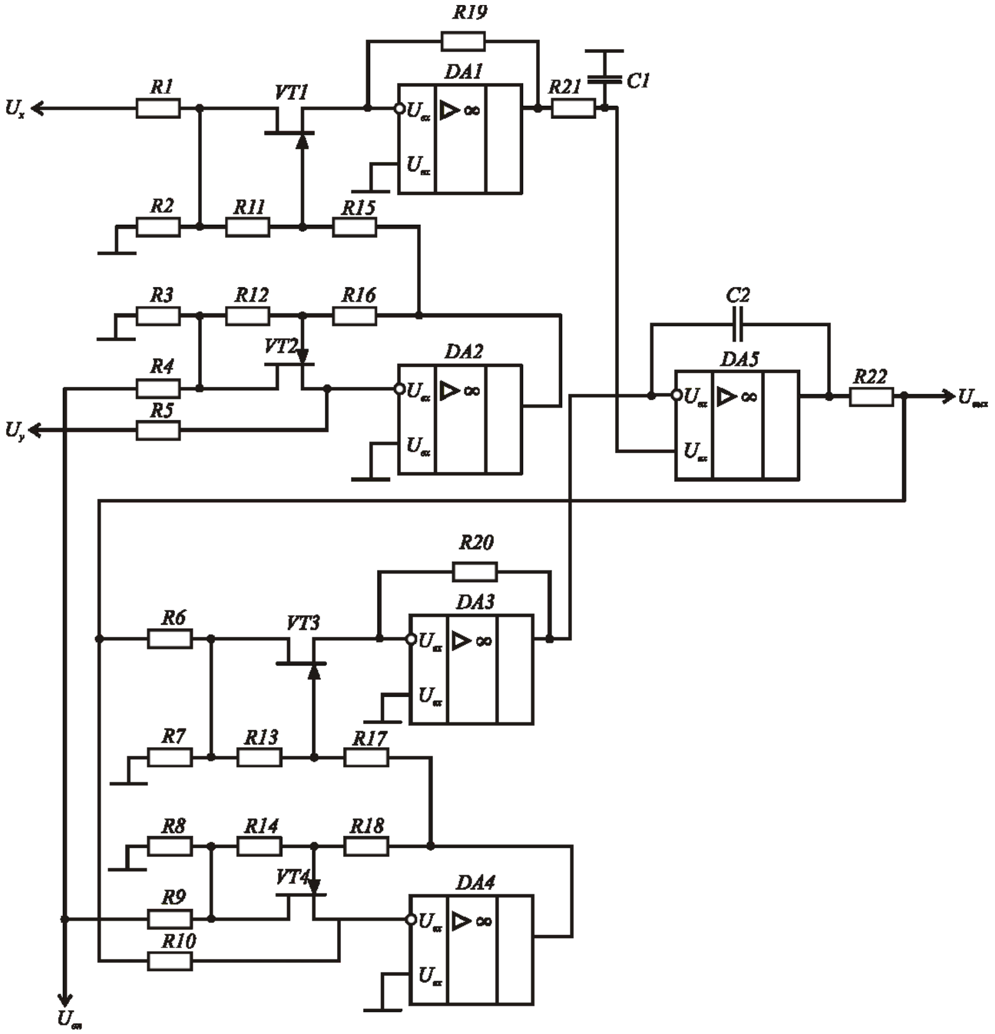


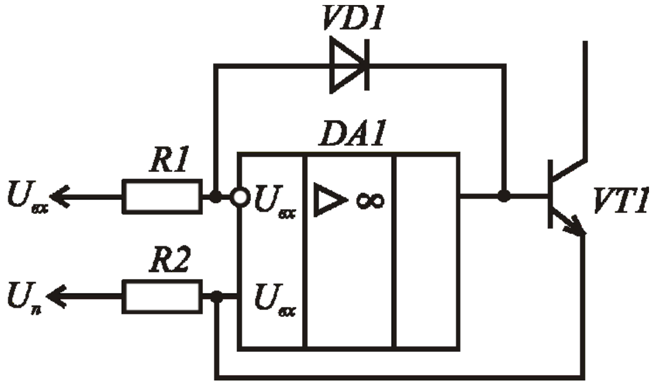
Рисунок 11

1.10 Преобразователи напряжения в ток

При проектировании микроэлектронной аппаратуры обработки аналоговых сигналов часто требуется перейти от одного вида алогового сигнала к другому. В этих случаях используются схемы взаимного преобразования аналоговых величин, к которым относятся напряжение, интервал времени, ток, сопротивление, температура и т. д. Большинство этих схем в настоящее время реализуется на операционных усилителях, таймерах и перемножителях.

Преобразователи напряжения в ток обычно обеспечивают более качественное решение задачи в измерительных системах, системах обработки сигналов, при передаче сигналов по длинным линиям, при работе операционного усилителя на индуктивную нагрузку и т. д. Ниже описаны одно- и двухполярные преобразователи, используемые как для заземленной так и для незаземленной нагрузки.

В простейших однополярных преобразователях (рисунок 12 и 13) усилитель управляет выходным транзистором.



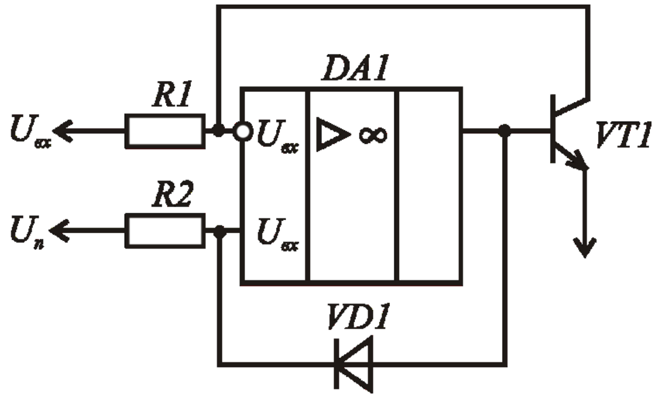


Рисунок 12 Рисунок 13

Током $I_н$ можно управлять по входам $U_{вх}$ и $U_п$. Различие в управлении по этим входам обусловлено только разницей их входных сопротивлений. По входу $U_{вх}$ входное сопротивление определяется операционным усилителем, а по входу $U_п$ оно равно R. Диоды в этих генераторах тока обеспечивают надежный выход операционного усилителя в линейный режим работы после включения источника питания. Ток, принимаемый от нагрузки генератором на рисунке 12, равен

$$I_{\text{н}} = \frac{U_{\text{вх}}}{h_{21\text{б}}\, R},$$

а отдаваемый в нагрузку в схеме на рисунке 13

$$I_{\text{н}} = \frac{U_{\text{вх}} h_{21\text{б}}}{R},$$

где $h_{21б}$ — коэффициент передачи эмиттерного тока в выходных транзисторах, включенных по схеме с общим эмиттером.

В схемах на рисунках 12 и 13 операционный усилитель можно заменить полупроводниковым компаратором, если допустимы небольшие флуктуации тока $I_{\text{н}}$. Для этого выход компаратора подключается к базе транзистора через RC-цепь, в которой резистор зашунтирован диодом. Необходимость в такой схеме может возникнуть, если в разрабатываемом приборе имеются неиспользованные микросхемы в счетверенном компараторе и нет места для установки дополнительного операционного усилителя.

ТЕМА 2. УСТРОЙСТВА СОПРЯЖЕНИЯ АНАЛОГОВЫХ ЦИФРОВЫХ СХЕМ

2.1 Компараторы

Компараторы занимают промежуточное положение между аналоговыми и цифровыми микросхемами и являются простейшими аналого-цифровыми преобразователями. Компараторы можно отнести к специализированным операционным усилителям, в которых нормальным является нелинейный режим работы каскадов. Компараторы предназначены для сравнения аналоговых сигналов – входного с опорным. При этом, в зависимости от того, больше входной сигнал опорного или меньше (на доли милливольта), на выходе компаратора за минимальное время должно установиться напряжение логического 0 или логической 1. Приемниками выходных сигналов компараторов обычно являются логические схемы. Поэтому выходные напряжения компаратора согласуются с транзисторно–транзисторной логикой или схемами на комплиментарных парах металл-оксид-полупроводник.

Уровни логических напряжений для различных типов логики приведены в таблице 1.

Таблица 1

Тип логики	Напряжение питания, В	Напряжение уровня логического 0, В	Напряжение уровня логической 1, В	Отечественные микросхемы	Зарубежные микросхемы
Транзисторно-транзисторная логика	+5 ±5%			130, 131, 136, 155, 158, 530, 531, 533, 555, 1533, 1531, КР1533, КР 1531	SN74, SN74L, SN74H, SN 74S, SN74ALS, SN 74F, SN54, SN54L,SN54LS

Эмитерно-связанная логика	– 5,2…–4,5	– 1,8	– 0,9	100, 500, 1500	MC10000, MC10K, MC100000, MC100K
Логика на комплиментарных парах металл-оксид-полупроводник	+5 … +15	0,3 … 2,5	4 … 12	164, 176, 561, 564, КР1561, 1564	CD4000, CD4000A, MCI4000A, CD4000B, 54HC

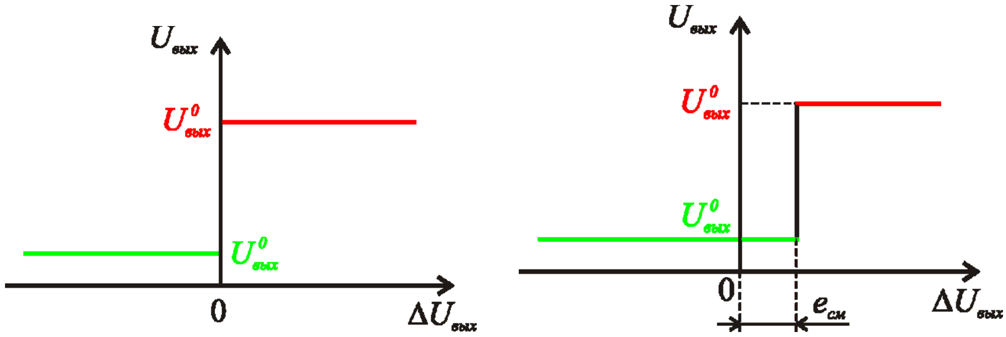
2.1.1 Устройство и принцип работы компаратора напряжения

Как уже было сказано ранее компаратор напряжений - интегральная микросхема, предназначенная для сравнения двух напряжений и выдачи результата сравнения в логической форме: больше или меньше. Компаратор напряжения чувствителен к полярности напряжения, приложенного между его сигнальными входами. Напряжение на выходе будет иметь высокий уровень $U^1_{\text{вых}}$, когда разность напряжений между неинвертирующим и инвертирующим сигнальными входами положительна и, наоборот, когда разностное напряжение отрицательно, то выходное напряжение компаратора соответствует логическому нулю $U^0_{\text{вых}}$. Это правило записывают следующим образом:

$$U_{\text{вых}} = \begin{cases} U^1_{\text{вых}} \text{ при } U_{\text{вх+}} > U_{\text{вх−}}, \text{ или } \Delta U_{\text{вх}} > 0 \\ U^0_{\text{вых}} \text{ при } U_{\text{вх+}} < U_{\text{вх−}}, \text{ или } \Delta U_{\text{вх}} < 0 \end{cases} \quad (1)$$

Графическая зависимость выходного напряжения от разности входных напряжений приведена на рисунке 1. Причем на рисунке 1, а изображена проходная характеристика идеального компаратора, а на рисунке 1, б реальная. Как видно из него, реальный компаратор реагирует на изменение сигнала с некоторым опозданием.

Условное графическое обозначение микросхемы компаратора изображено на рисунке 2. Как видно из обозначения, компаратор напряжения кроме основных сигнальных входов может иметь служебные входы различного назначения: стробирования, балансировки, согласования уровней и др.



а б

Рисунок 1

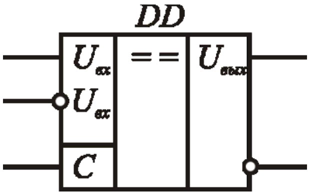


Рисунок 2

На условном графическом обозначении микросхемы кроме информационных входов компаратора обозначен еще и вход стробирующего сигнала *C* (clocking). Вход стробирования предназначен для фиксации момента времени, когда производится сравнение входных сигналов и выдача результата сравнения на выход. Для этого на вход стробирования подается импульсный сигнал разрешения сравнения. Результаты сравнения могут появляться на выходе компаратора только во время строба или могут фиксироваться в элементах памяти компаратора до прихода очередного импульса строба. Таким образом, стробируемые компараторы могут быть без памяти и с памятью. Кроме этого, стробирование может выполняться по уровню импульса или по его фронту (перепаду уровней). Для указания стробирования по фронту на входе стробирования изображается направление перепада от низкого уровня к высокому или, наоборот, от высокого уровня к низкому . Условное графическое обозначение компаратора со стробирующим входом изображено на рисунке 3.

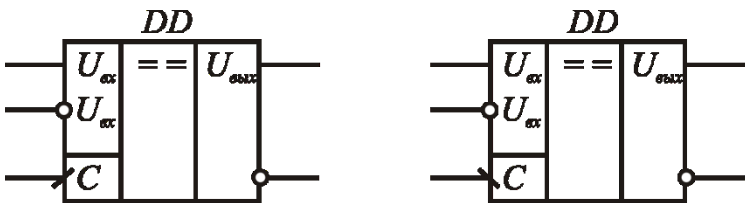


Рисунок 4

Упрощенная структурная схема компаратора напряжения приведена на рисунке 4. Она состоит из входного дифференциального каскада, устройства смещения уровней и выходной логики. Входной дифференциальный каскад формирует и обеспечивает основное усиление разностного сигнала. Кроме этого, он позволяет осуществлять балансировку выхода при помощи внешнего подстроечного резистора и позволяет скорректировать напряжение смещения нулевого уровня в пределах до 1...2 мВ, возникающее в дифференциальном каскаде. С помощью балансировки можно также установить предпочтительное начальное состояние выхода.

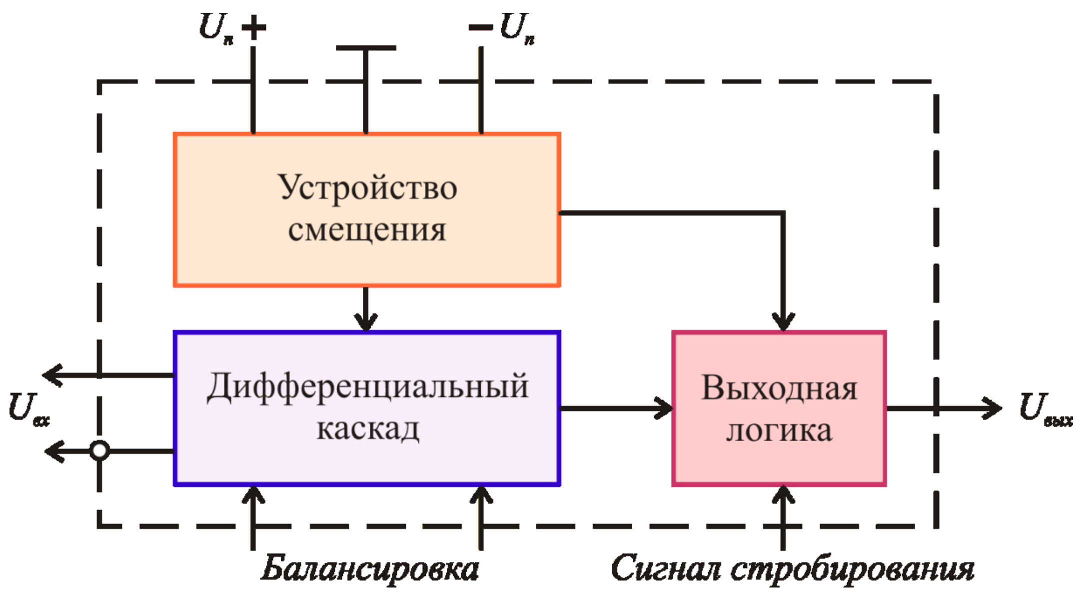


Рисунок 4

Поскольку импульс строба приходит одновременно с изменяющимся входным сигналом, то минимальная длительность строба (или его фронта) должна быть такой, чтобы входной сигнал успел пройти через дифференциальный каскад, прежде чем сработает ячейка памяти. Это время называют обычно временем разрешения выборки. Применение стробирования повышает помехозащищенность компаратора, так как помеха может изменить состояние выхода только в узкое время разрешения выборки.

Устройство смещения, подключаемое к дифференциальному каскаду, обеспечивает получение оптимальных уровней токов в элементах дифференциального каскада и исключает его насыщение при большом уровне входных сигналов. Кроме этого, устройство смещения устанавливает также соответствующие уровни напряжения и тока в выходном логическом каскаде. Благодаря этому обеспечивается работа компаратора с различным типом логики (транзисторно-транзистораная логика, эмитерно-связанная логика, логика на комплементарных парах металл-оксид-полупроводник).

2.1.2 Характеристики аналоговых компараторов

Аналоговые компараторы описываются набором параметров, которые учитывают при их использовании. Основные параметры можно разделить на статические и динамические. К статическим параметрам относятся параметры, определяющие его состояние в установившемся режиме:

– пороговая чувствительность — минимальный разностный сигнал, который можно обнаружить компаратором и зафиксировать на выходе как логический сигнал;

– напряжение смещения $\boldsymbol{e_{см}}$ — определяет смещение передаточной характеристики компаратора относительно идеального положения (рисунок 1, *б*) (для коррекции этого смещения используют балансировку);

– входные токи $I_{вх}^{+}$ и $I_{вх}^{-}$ – токи, протекающие через входные выводы компаратора;

– разность входных токов $\Delta I_{вх} = I_{вх}^{+} - I_{вх}^{-}$ – ток, протекающий через закороченные входы;

– напряжение гистерезиса $U_{г}$ – разность входных напряжений, вызывающих срабатывание компаратора при увеличении или уменьшении входного напряжения;

– коэффициент ослабления синфазного сигнала $К_{осс}$ – отношение синфазного сигнала $U_{син}$ к дифференциальному сигналу $\Delta U_{вх}$, вызывающему срабатывание компаратора

$$К_{осс} = 20lg\left(\frac{U_{син}}{\Delta U_{вх}}\right);$$

– входное сопротивление — полное входное сопротивление для малого разностного сигнала;

– выходные логические уровни — значение напряжения $U^1_{вых}$ и $U^0_{вых}$;

– выходной ток $I_{вых}$ – ток, отдаваемый компаратором в нагрузку.

В таблице 1 приведены основные параметры двух быстродействующих компараторов со стробированием. Оба компаратора содержат по три дифференциальных каскада, что обеспечивает достаточно высокую пороговую чувствительность, они обладают повышенным быстродействием в режиме непрерывного стробирования.

Таблица 1

Основные параметры быстродействующих компараторов

Параметр	**Тип компаратора**	
	КМ597СА1	**КМ597СА2**
Выходные логические сигналы	ЭСЛ	ТТЛ
Пороговая чувствительность, мВ	0,25	0,25
Напряжение смещения, мВ	2	2
Температурный коэффициент напряжения смещения, мкВ/К	10	10
Входной ток, мкА	10	10
Разность входных токов, мкА	1	1
Коэффициент ослабления синфазного сигнала, дБ	80	80
Время задержки распространения, нс	6,5	12
Время разрешения выборки, нс	3	6
Максимальная частота стробирования, МГц	125	80
Наличие памяти	нет	есть

Компараторы общего применения имеют более скромные характеристики по сравнению с приведенными в таблице 1. Однако эти компараторы имеют свои преимущества — они потребляют меньшую мощность, могут работать при низком напряжении питания и в одном корпусе располагается до четырех компараторов.

Например, счетверенные компараторы среднего быстродействия и небольшого тока потребления типов К1401СА1 и К1401СА2 имеют время задержки распространения меньше 3мкс, ток потребления 2мА, коэффициент усиления 90 дБ и напряжение смещения нулевого уровня меньше 5мВ.

Многие компараторы общего применения имеют на выходе транзистор с открытым коллектором, что позволяет подключать нагрузку этого транзистора к внешнему источнику питания, напряжение которого выбирается в зависимости от типа используемой логики. Схема включения внешней нагрузки к выходу компаратора приведена на рисунке 5, *а*. Значение сопротивления нагрузочного резистора выбирают в пределах 100...1000Ом. Меньшие сопротивления обеспечивают более высокую скорость переключения.

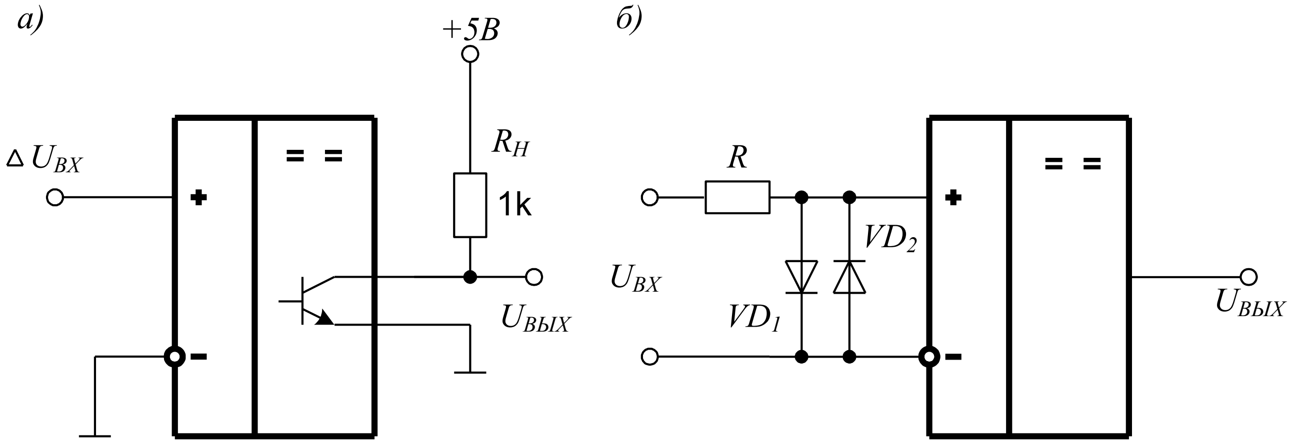


Рисунок 5 – Подключение нагрузки в компараторах с открытым коллекторным выходом (а) и схема диодной защиты компараторов напряжения (б)

Прецизионные компараторы отличаются от компараторов общего применения рядом улучшенных характеристик. Они имеют повышенный коэффициент усиления, меньшее пороговое напряжение переключения, пониженное напряжение смещения нулевого уровня и малый входной ток. Быстродействие этих компараторов обычно не очень высокое, время переключения обычно меньше 300 нс. В качестве примера в таблице 2 приведены характеристики некоторых типов прецизионных компараторов. Наиболее высокие параметры имеет компаратор CMP-02 фирмы Precision

Monolithics. Отечественный компаратор К554СА3 немного уступает ему по пороговой чувствительности и напряжению смещения нуля. Быстродействие этих компараторов практически одинаково.

Таблица 2

Основные параметры прецизионных компараторов

Параметр	**Тип компаратора**	
	CMP-02	**К554СА3**
Коэффициент усиления	500000	150000
Напряжение смещения, мВ	0,8	3
Входной ток, нА	3	10
Время переключения, нс	190	200

4 Применение аналоговых компараторов напряжения

Основные особенности аналоговых компараторов связаны с отсутствием них частотной коррекции и большим коэффициентом усиления. В отличие от операционных усилителей, в компараторах практически никогда не применяют отрицательную обратную связь, так как она понижает стабильность их работы. Специализированные компараторы напряжений имеют малые задержки, высокую скорость переключения, устойчивы к большим переключающим сигналам.

Для устранения многократных переключений в момент сравнения сигналов в компараторах часто используют положительную обратную связь. Положительная обратная связь обеспечивает надежное переключение компаратора и устраняет дребезг выходного напряжения в момент сравнения. Однако при введении положительной обратной связи создается зона неопределенности, обусловленная гистерезисом. Если сигнал на входе компаратора изменяется монотонно, то наличие гистерезиса не отражается на погрешности компарирования.

Напряжения на входах компаратора из-за отсутствия отрицательной обратной связи могут существенно отличаться. Поэтому для ограничения входного напряжения на входе компаратора часто устанавливают двухсторонний диодный ограничитель, схема которого приведена на рисунке 5, *б*.

Быстродействие компаратора существенно зависит от уровня входного дифференциального сигнала. С увеличением входного сигнала до определенного значения время переключения уменьшается. Однако дальнейшее увеличение входного сигнала может привести к насыщению компаратора и снижению его быстродействия. В связи с этим в схеме двухстороннего ограничителя, приведенного на рисунке 5, *б*, рекомендуется использовать диоды Шотки с малым падением напряжения. Рекомендуемое значение входного напряжения указывается в справочных данных на компаратор и обычно лежит в пределах 20...100мВ.

Отказ от отрицательной обратной связи приводит к еще одной особенности применения компараторов напряжения — снижению их входного сопротивления и увеличению входного тока. При увеличении входного напряжения свыше порогового значения у компараторов может резко увеличиться входной ток и понизиться входное сопротивление. Происходит это по двум причинам: резкое увеличение тока базы транзисторов дифференциального каскада и включение диодов защиты.

Основное применение компараторы напряжения находят в устройствах сопряжения цифровых и аналоговых сигналов. Простейшим примером такого применения является аналого-цифровой преобразователь параллельного типа, приведенный на рисунке 6. В нем использованы четыре компаратора К1...К4 и резистивный делитель опорного напряжения $U_{ОП}$. При одинаковых значениях сопротивлений в резистивном делителе на инвертирующие входы компараторов подано напряжение $nU_{ОП}/4$, где n — порядковый номер компаратора. На неинвертирующие входы компаратора подано напряжение $U_{ВХ}$. В результате сравнения входного напряжения с опорными напряжениями на инвертирующих входах компараторов на выходах компараторов образуется унитарный цифровой код входного напряжения. При помощи цифрового преобразователя кода этот код можно преобразовать в двоичный.

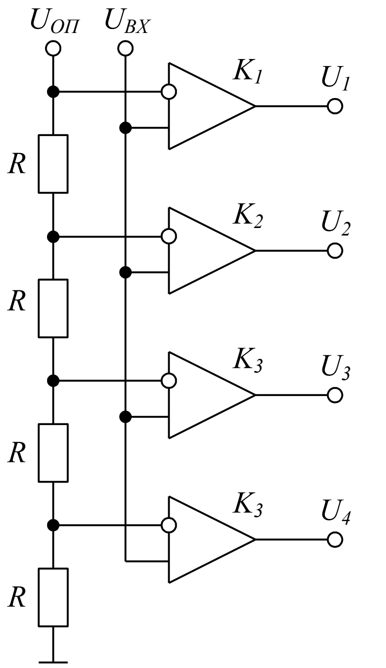


Рисунок 6 – простейший аналого-цифровой преобразователь на компараторах напряжения

Различные варианты подключения аналоговых компараторов напряжения к цифровым логическим микросхемам серии ТТЛ приведены на рисунке 7. В первой схеме (рисунок 7, *а*) выход компаратора непосредственно соединен с входом цифровой микросхемы ТТЛ. Такую схему можно использовать при открытом коллекторном выходе в компараторе DA.

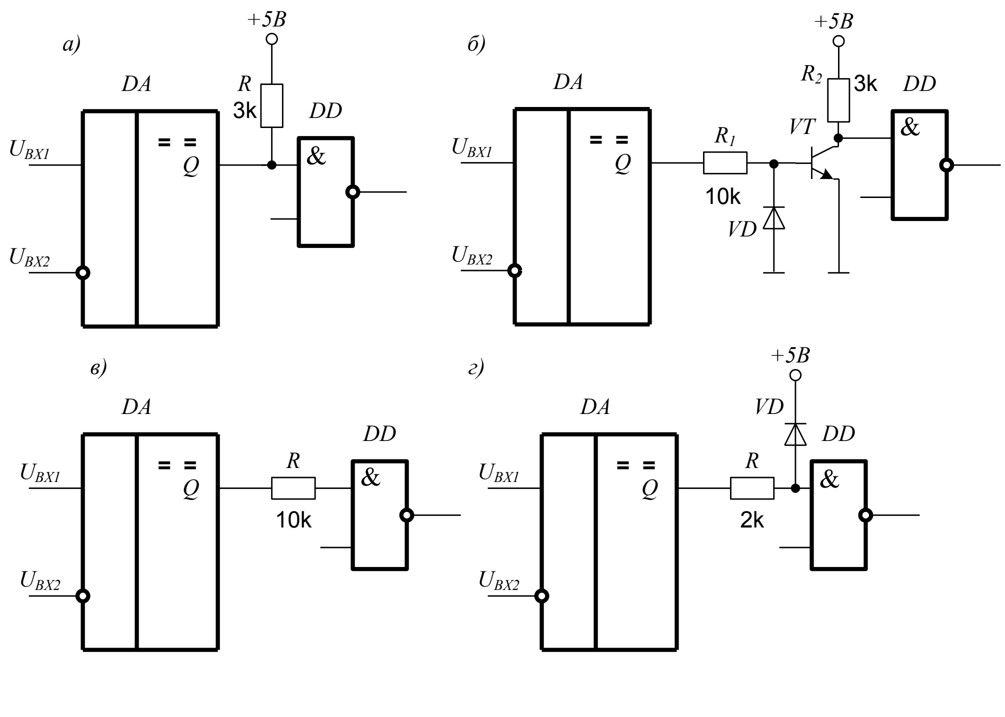


Рисунок 7 – Схемы подключения компараторов напряжения к цифровым микросхемам: с открытым коллектором (а), с коммутирующим транзистором (б), с токоограничивающим резистором (в), с фиксирующим диодом (г)

Во второй схеме (рисунок 7, *б*) компаратор DA управляет коммутирующим транзистором VT, который в свою очередь управляет цифровой микросхемой ТТЛ. Диод VD в базе транзистора VT выполняет защиту базы транзистора от пробоя отрицательным выходным, напряжением компаратора.

Третья схема (рисунок 7, *в*) показывает подключение цифровой микросхемы к компаратору DA через токоограничивающий резистор R. Такую схему лучше применять с цифровыми микросхемами серии КМОП.

В четвертой схеме (рисунок 7, *г*) кроме токоограничивающего резистора R имеется фиксирующий диод VD, который отпирается, если напряжение на входе цифровой микросхемы поднимается выше 5 В.

Для компарирования аналоговых сигналов можно применять операционные усилители. В этом случае для ограничения выходного напряжения в цепь отрицательной обратной связи ОУ включают стабилитрон с напряжением включения, зависящим от типа цифрового логического элемента. Основными недостатками компараторов на ОУ являются: невысокое быстродействие и большое число внешних дискретных элементов. Время переключения таких компараторов обычно имеет значение 0,5...1,0мкс. Для устранения паразитной генерации используется внешняя положительная обратная связь, при помощи которой формируется зона гистерезиса.

2.3 Аналого-цифровые преобразователи

2.3.1 Классификация и основные эксплуатационно-технические характеристики

Аналого-цифровые преобразователи – это конструктивно и функционально законченные устройства, обладающие нормированными характеристиками и предназначенные для реализации заданной функциональной зависимости между размерами информационных параметров в виде электрических непрерывных сигналов постоянного напряжения или тока в стандартный электрический цифровой кодированный сигнал для дальнейшего использования в микропроцессорных шинах или стандартных интерфейсах. Для такого преобразования необходимо осуществить квантование аналогового сигнала, т. е. мгновенные значения аналогового сигнала ограничить определенными уровнями, называемыми уровнями квантования.

Существующие аналого-цифровые преобразователи в общем случае классифицируют по методам преобразования (рисунок 1).

В основу классификации положен признак, указывающий на то, как во времени разворачивается процесс преобразования аналоговой величины в цифровую. В основе преобразований выборочных значений сигнала в цифровые эквиваленты лежат операции квантования и кодирования. Они могут осуществляться с помощью либо последовательно, либо параллельной, либо последовательно-параллельной процедур приближения цифрового эквивалента к приобразуемой величине.

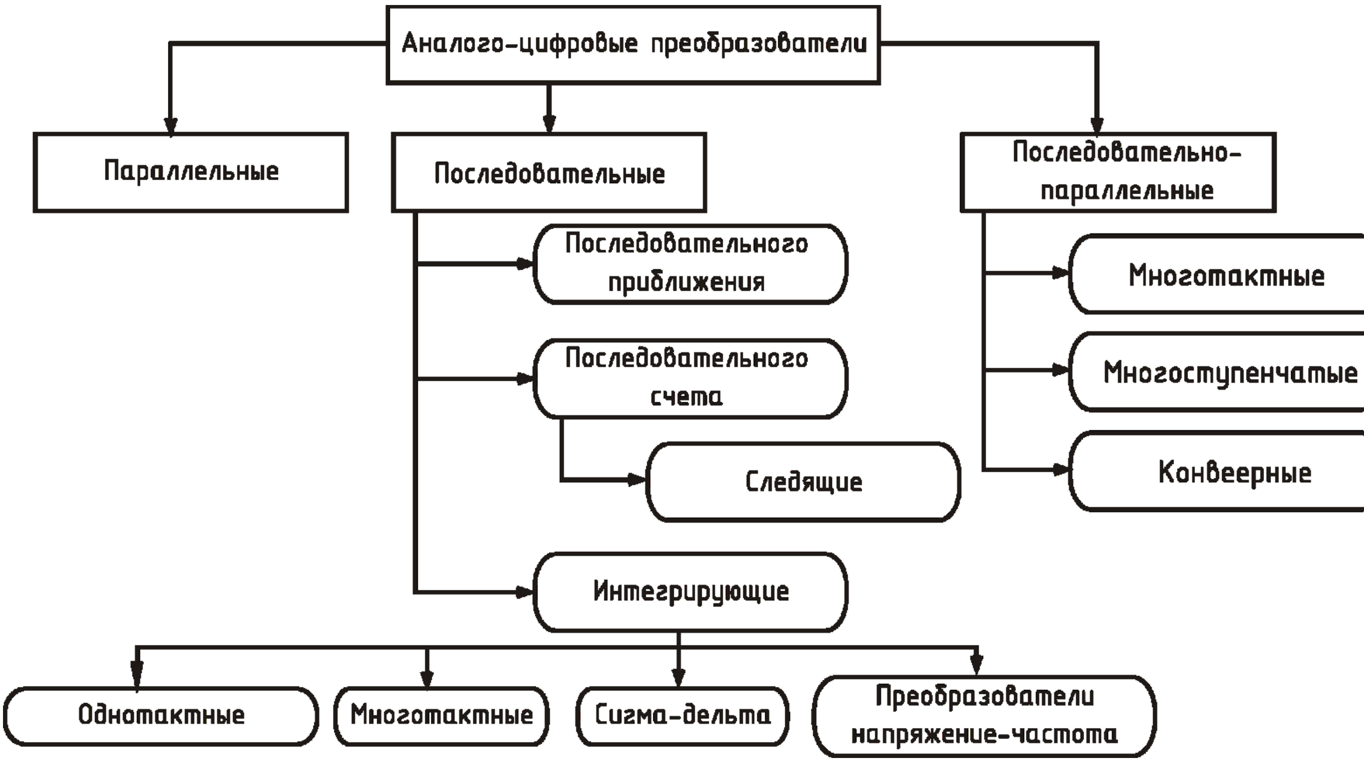


Рисунок 1 – Классификация аналого-цифровых преобразователей

Возможности основных архитектур, по которым строятся аналого-цифровые преобразователи представлены на рисунке 2.

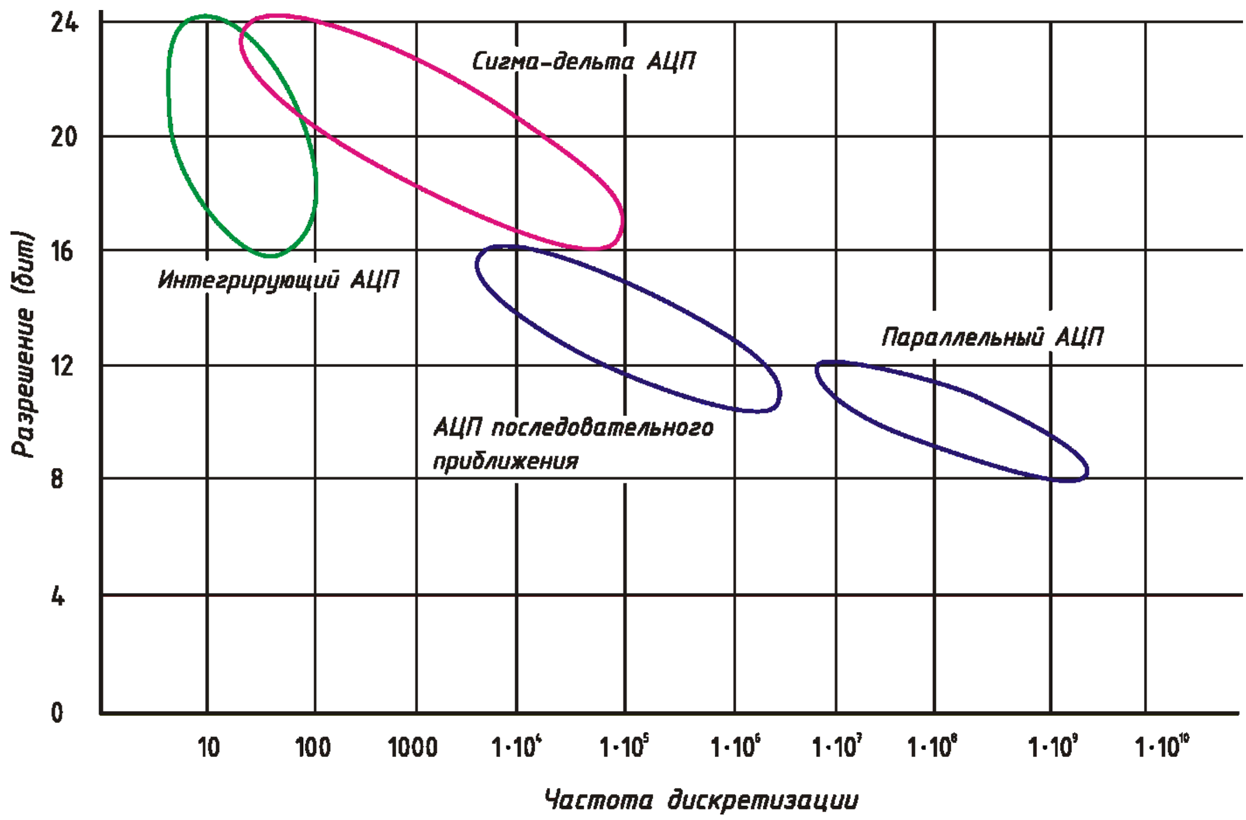
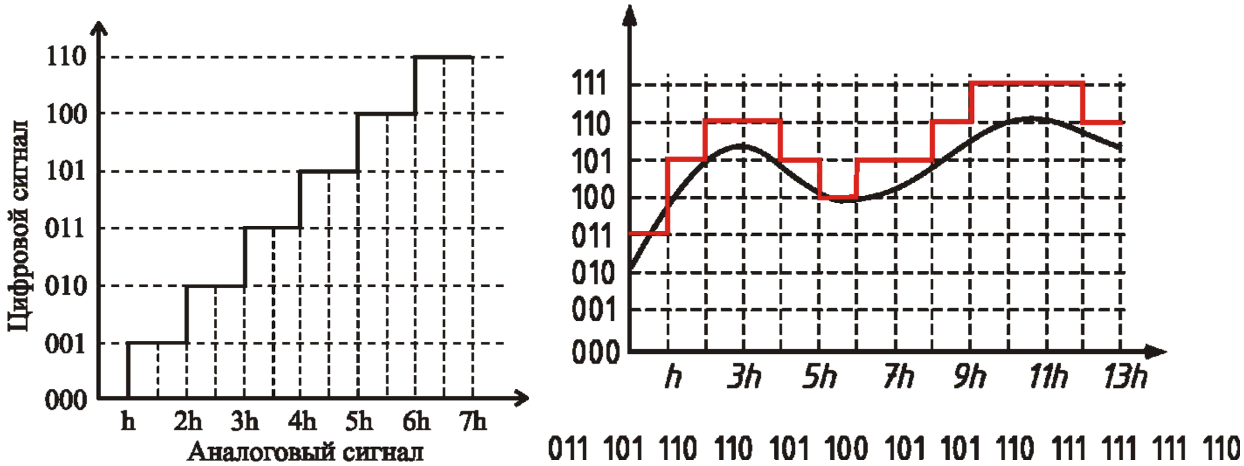


Рисунок 2 – Возможности архитектур построения аналого-цифровых преобразователей

Характеристика идеального квантования имеет вид, приведенный на рисунке 2. Квантование представляет собой округление аналоговой величины до ближайшего уровня квантования, т. е. максимальная погрешность квантования равна +0,5h (h - шаг квантования).



а) б)

Рисунок 2 - Характеристика квантования: а) общий вид; б) пример квантования аналогового сигнала

Любое преобразование напряжения в код основано либо, во-первых, на сравнении входного напряжения с эталонным (опорным), либо, во-вторых на промежуточном преобразовании напряжения во временной интервал (частоту или скважность), длительность которого затем преобразуют в цифровой эквивалент информации.

Аналого-цифровое преобразование с зарядом конденсатора основано на преобразовании в цифровой код периода времени, которое необходимо для заряда конденсатора до уровня входного аналогового сигнала. Сущностью же аналого-цифрового преобразования со сравнением входного сигнала с эталонным является формирование напряжений с уровнями, представляющими собой эквиваленты цифрового кода, и сравнение этих уровней напряжения с входным напряжением для определения эквивалентного цифрового слова. Требуемые уровни напряжений могут сформированы одновременно, последовательно или комбинированным способом.

К основным характеристикам аналого-цифрового преобразователя относятся следующие

Основная погрешность – максимальное отклонение реальной функции преобразования от номинальной статической функции в нормальных условиях применения, которая может быть представлена в виде следующей зависимости:

$$N = Ent\left(\frac{X + 0{,}5h}{h}\right),$$

где N - значение выходного сигнала; Ent- символ определяющий целую часть числа; X – значение входного сигнала.

Количество разрядов кода – количество двоичных символов, которыми отображается цифровой кодированный входной сигнал (выходной код).

Значащий разряд – разряд выходного кода, содержащий информацию о выходной величине.

Время преобразования – интервал времени от момента изменения сигнала на входе аналого-цифрового преобразователя до момента появления на выходе соответствующего устойчивого кода;

Максимальная частота преобразования – наибольшая частота дискретизации, при которой параметры преобразования аналого-цифрового преобразователя соответствую заданным значениям.

Часто говорят о *разрешающей способности* аналого-цифрового преобразователя, которую определяют величиной, обратной максимальному числу кодовых комбинаций на выходе аналого-цифрового преобразователя. Так, 10-разрядный аналого-цифровой преобразователь имеет разрешающую способность 2^{-10} = 1/1024, т. е. при шкале аналого-цифрового преобразователя, соответствующей 10В, абсолютное значение шага квантования не превышает 10 мВ.

Характерными методами преобразования являются следующие: параллельного преобразования аналоговой величины и последовательного преобразования.

2.3.2 Принципы работы аналого-цифровых преобразователей и их применение в гражданской авиации

Аналого-цифровой преобразователь с параллельным преобразованием входного аналогового сигнала изображен на рисунке 2. По параллельному методу входное напряжение одновременно сравнивают с опорными напряжениями $U_{оп}$ и определяют, между какими двумя опорными напряжениями оно лежит. При этом результат получают быстро, но схема оказывается достаточно сложной.

Перед рассмотрением принципа работы схемы вспомним принцип работы операционного усилителя. Как известно операционный усилитель без обратной связи реагирует на знак разности входных сигналов. Если разность положительная, то на выходе операционного усилителя устанавливается напряжение близкое к + $E_п$. Допустим на входе отсутствует входное напряжение $U_{вх}$ = 0, поскольку для всех операционных усилителей разность напряжений $(U^{+} - U^{-}) < 0$, напряжения на выходе всех операционных усилителей равны - E_n, а на выходах кодирующего преобразователя *Z0*, *Z1*, *Z2* устанавливаются нули.

Если

$$\frac{3U}{2} > U_{\text{вх}} > \frac{1U}{2},$$

то лишь для *DA7* разность входных сигналов будет положительной и лишь на его выходе появляется напряжение + E_n, что приводит к появлению на выходах кодирующего преобразователя следующих сигналов: Z0 = 1, Z2 = Z1 = 0. Если

$$\frac{5U}{2} > U_{\text{вх}} > \frac{3U}{2},$$

то на выходе *DA6* и *DA7* появляется напряжение + E_n, что приводит к появлению на выходах кодирующего преобразователя кода 010, и т. д.

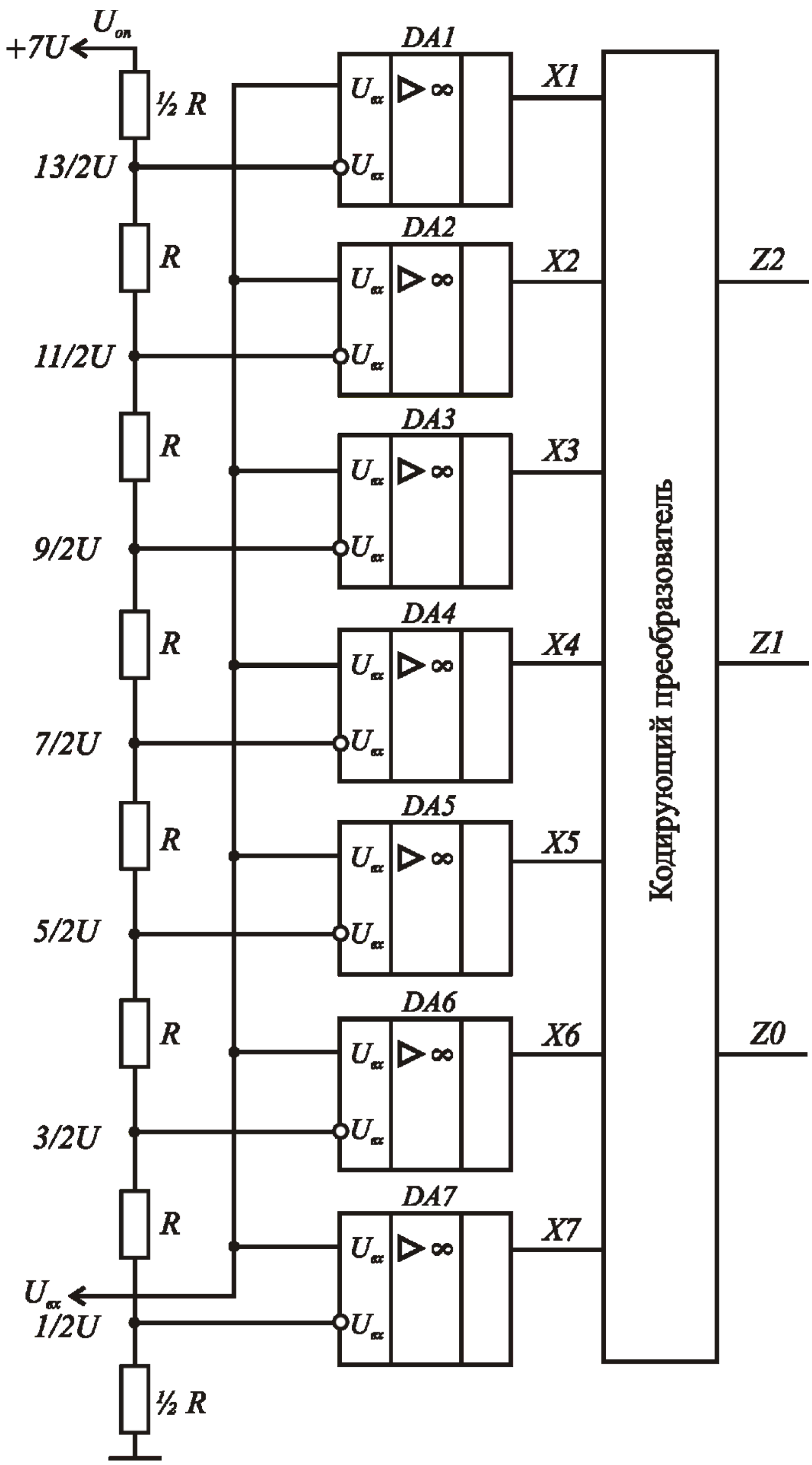


Рисунок 2

Структурная схема аналого-цифрового преобразователя с последовательным преобразованием входного сигнала (последовательного счета) изображена на рисунке 3.

В аналого-цифровом преобразователе рассматриваемого типа используются цифро-аналоговый преобразователь и реверсивный счетчик, сигнал с которого обеспечивает изменение напряжения на выходе цифро-аналогового преобразователя. Настройка схемы такова, что обеспечивается примерное равенство напряжений на входе $U_{вх}$ и на выходе цифро-аналогового преобразователя – U. Если входное напряжение $U_{вх}$ больше напряжения U на выходе цифро-аналогового преобразователя, то счетчик переводится в режим прямого счета и код на его выходе увеличивается, обеспечивая увеличение напряжения на выходе цифро-аналогового преобразователя. В момент равенства $U_{вх}$ и U счет прекращается и с выхода реверсивного счетчика снимается код, соответствующий входному напряжению.

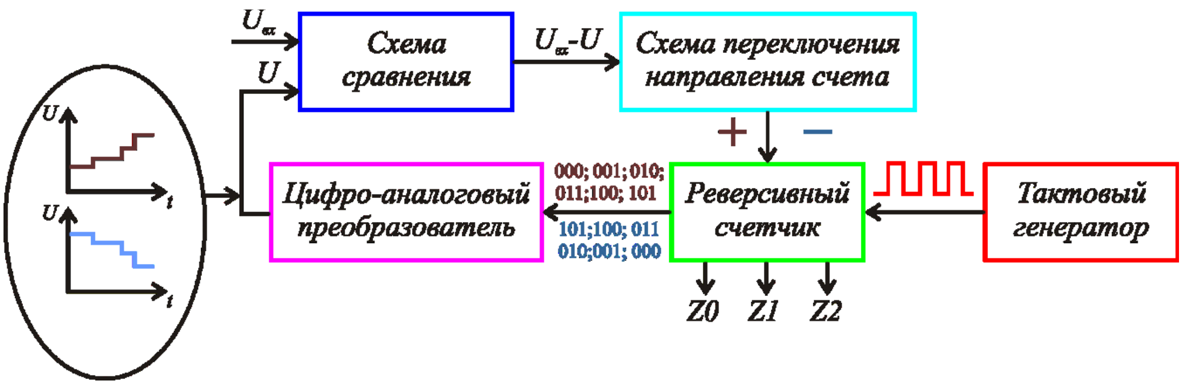


Рисунок 3

Структурная схема аналого-цифрового преобразователя построенного по методу последовательного преобразования изображена на рисунке 4. Принцип действия рассматриваемого аналого-цифрового преобразователя основан на подсчете числа импульсов в отрезке времени, в течение которого линейно изменяющееся напряжение, увеличиваясь от нулевого значения, достигает уровня входного напряжения $U_{вх}$.

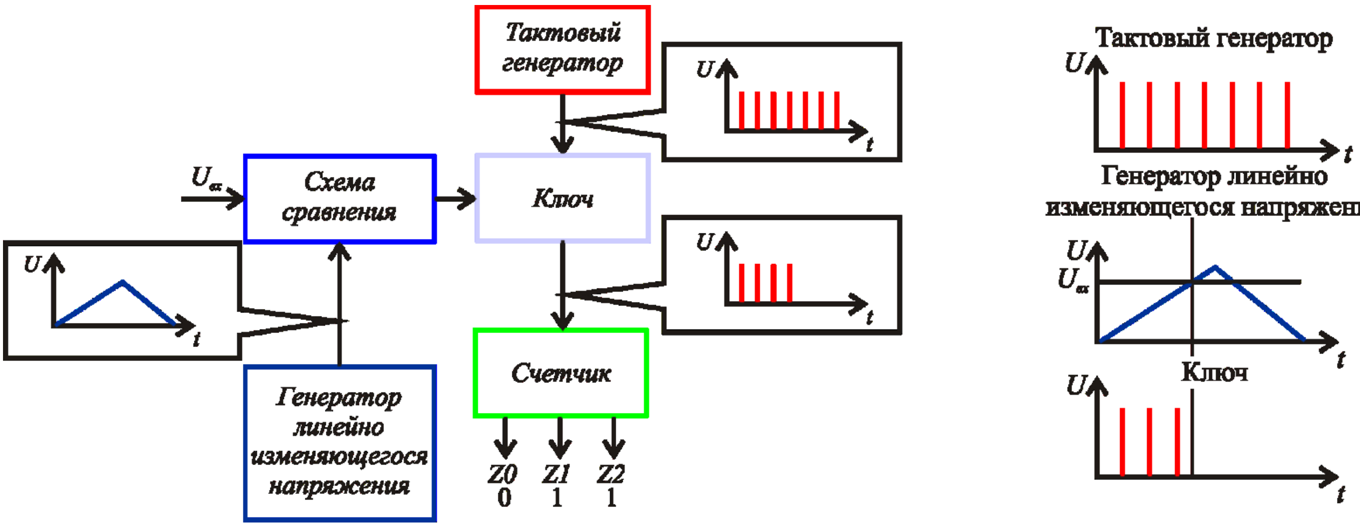


Рисунок 4

Погрешность измерения определяется шагом квантования времени. Ключ подключает к счетчику генератор импульсов от момента начала измерения до момента равенства $U_{вх}$ и $U_{глин}$. Код на выходе счетчика пропорционален входному напряжению. Одним из недостатков этой схемы является невысокое быстродействие.

Наиболее распространенными являются аналого-цифровые преобразователи серий микросхем 572, 1107, 1138 (таблица 1).

Из таблицы видно, что наилучшим быстродействием обладает аналого-цифровые преобразователи параллельного преобразования, а наихудшим – аналого-цифровые преобразователи последовательного преобразования.

Таблица 1

Тип микросхемы	Число разрядов	$t_{пр}$, мкс	$U_{пит}$, В	$P_{потр}$, мВт	Преобразование
К1107ПВ1	6	0,1	+5	800	Параллельное
К1107ПВ2	7	0,1	+5	3000	Параллельное
КР572ПВ1А	12	110	+15	30	Последовательное
К572ПВ3	8	15	5	25	Последовательное
К572ПВ4	8	32	5	15	Последовательное
К1108ПВ1А	10	0,9	9	800	Последовательное
К1138ПВ1А	10	30	5-15	225	Последовательное

2.8 Цифро-аналоговые преобразователи

2.8.1 Классификация и основные эксплуатационно-технические характеристики

По роду выходного сигнала: цифро-аналоговые преобразователи делятся на цифро-аналоговые преобразователи с токовым выходом или с выходом по напряжению.

По виду выходного интерфейса:

с последовательным;

с параллельным.

По числу цифро-аналоговых преобразователей на кристалле микросхемы:

однокристальные;

многокристальные.

По быстродействию

медленные;

быстрые;

скоростные.

Цифро-аналоговым преобразователем называется электронное устройство, предназначенное для преобразования цифровой информации в аналоговую. Они используются для формирования сигнала в виде напряжения или тока, функционально связанного с управляющим кодом. В большинстве случаев эта функциональная зависимость является линейной. Наиболее часто цифро-аналоговые преобразователи используются для сопряжения устройств цифровой обработки сигналов с системами, работающими с аналоговыми сигналами. Кроме этого, цифро-аналоговые преобразователи используются в качестве узлов обратной связи в аналого-цифровых преобразователях и в устройствах сравнения цифровых величин с аналоговыми.

Области применения цифро-аналоговых преобразователей достаточно широки. Они применяются в системах передачи данных, в измерительных приборах и испытательных установках, в синтезаторах напряжения и генераторах сложных функций, для формирования изображений на экране дисплеев и др. В связи с этим разработано и выпускается большое количестве интегральных микросхем цифро-аналоговых преобразователей.

Все параметры цифро-аналоговых преобразователей можно разделить на две группы: статические и динамические.

К статическим параметрам относят: разрешающую способность, погрешность преобразования, диапазон значений выходного сигнала, характеристики управляющего кода, смещение нулевого уровня и некоторые другие.

К динамическим показателям принято относить: время установления выходного сигнала, предельную частоту преобразования, динамическую погрешность. Рассмотрим некоторые из этих параметров.

Разрешающая способность цифро-аналогового преобразователя определяется как величина, обратная максимальному количеству градаций выходного сигнала. Так, например, если разрешающая способность цифро-аналогового преобразователя составляет 10^{-5}, то это означает, что максимальное число градаций выходного сигнала равно 10^5. Иногда разрешающую способность цифро-аналогового преобразователя оценивают выходным напряжением при изменении входного кода на единицу младшего разряда, т. е. шагом квантования. Очевидно, что чем больше разрядность цифро-аналогового преобразователя, тем выше его разрешающая способность.

Погрешность преобразования цифро-аналогового преобразователя принято делить на дифференциальную и погрешность нелинейности. С ростом кода на входе цифро-аналогового преобразователя растет и выходное напряжение, однако при увеличении напряжения могут быть отклонения от линейной зависимости.

Погрешностью нелинейности называют максимальное отклонение выходного напряжения от идеальной прямой во всем диапазоне преобразования.

Дифференциальной погрешностью называют максимальное отклонение от линейности для двух смежных значений входного кода.

Напряжение смещения нуля определяется выходным напряжением при входном коде, соответствующем нулевому значению.

Время установления $t_{уст}$ — это интервал времени от подачи входного кода до вхождения выходного сигнала в заданные пределы, определяемые погрешностью.

Максимальная частота преобразования - наибольшая частота дискретизации, при которой все параметры цифро-аналогового преобразователя соответствуют заданным значениям.

По совокупности параметров цифро-аналоговые преобразователи принято делить на три группы: общего применения, прецизионные и быстродействующие.

Быстродействующие цифро-аналоговые преобразователи имеют время установления меньше 100нс. К *прецизионным* относят цифроаналоговые преобразователи, имеющие погрешность нелинейности менее 0,1%.

2.8.2 Принцип преобразования цифровых сигналов в аналоговые

Как уже было сказано ранее цифро-аналоговый преобразователь предназначен для формирования аналогового сигнала (обычно напряжения), пропорционального числовому значению двоичного кода

$$A = \sum_{i=0}^{n-1} a_i \cdot 2^i ,$$

где a_i — двоичные разряды этого кода. По способу формирования выходного напряжения все цифро-аналоговые преобразователи можно разделить на три группы: с суммированием токов, с суммированием напряжений, с делением напряжений. Наибольшее распространение получили преобразователи с суммированием токов, которые обычно делят на два типа: с весовой резистивной матрицей и с цепной (*R-2R*) матрицей.

Принципиальная схема цифро-аналогового преобразователя с весовой резистивной матрицей изображена на рисунке 5.

Она состоит из следующих компонентов: n ключей по одному на каждый разряд двоичного кода А; матрицы двоично-взвешенных резисторов; источника опорного напряжения $U_{оп}$; выходного операционного усилителя, с помощью которого суммируются токи, протекающие через двоично-взвешенные сопротивления, для получения аналогового выходного сигнала $U_{вых}$, пропорционального цифровому коду.

Резистор, который обычно является внешним устройством по отношению к преобразователю, вырабатывает двоичный код А, состоящий из n двоичных разрядов:

$$A = a_{n-1} \cdot 2^{n-1} + a_{n-2} \cdot 2^{n-2} + \ldots + a_1 \cdot 2^1 + a_0 \cdot 2^0 = \sum_{i=0}^{n-1} a_i \cdot 2^i ,$$

где a_i — коэффициент, имеющий значение 1 или 0.

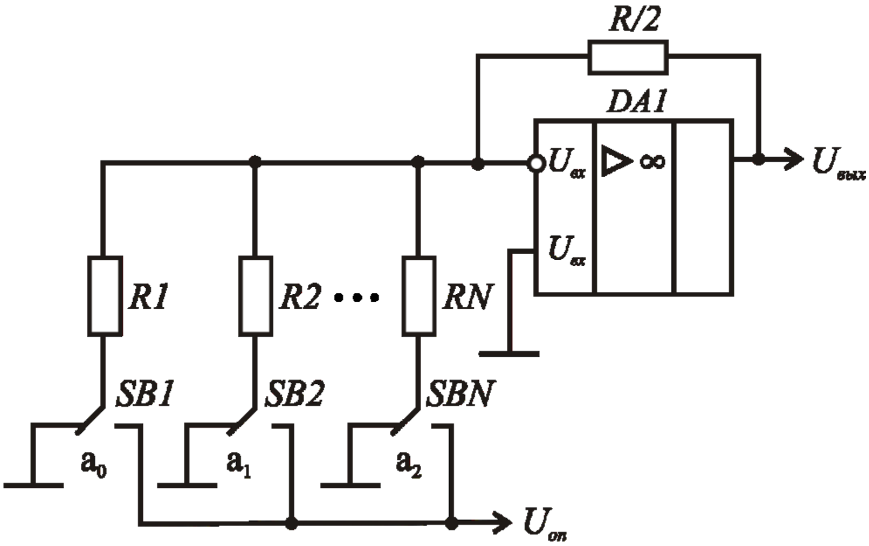


Рисунок 5

Каждый i-й разряд преобразователя управляет ключом SB, который подключается к источнику опорного напряжения $U_{оп}$, когда $a_i = 1$ или к общей шине, когда $a_i = 0$. Сопротивление резисторов, соединенных с ключами, таковы, что обеспечивается пропорциональность протекающего через них тока двоичному весу соответствующего разряда входного кода. Сопротивление резистора в старшем разряде a_{n-1} равно R, сопротивление следующего разряда a_{n-2} – $2R$ т.д. до сопротивления резистора в младшем разряде, значение которого $2^{n-1} \cdot R$.

Ток, протекающий на входе операционного усилителя в общем виде можно записать следующим образом:

$$I_{\Sigma} = \frac{a_{n-1}U_{\text{оп}}}{R} + \frac{a_{n-2}U_{\text{оп}}}{2 \cdot R} + \cdots + \frac{a_1 U_{\text{оп}}}{2^{n-2} \cdot R} + \frac{a_0 U_{\text{оп}}}{2^{n-1} \cdot R}.$$

Соответственно, выходное напряжение цифро-аналогового преобразователя

$$U_{вых} = -I_{\Sigma} R_{OC} = -\frac{U_{оп} R_{OC}}{2^{n-1} \cdot R} \sum_{i=0}^{n-1} a_i \cdot 2^i$$

пропорционально взвешенному коду, у которого принимают единичное значение разряды, соответствующие ключам, связанным с источником $U_{оп}$.

Рассмотренная схема реализована в электронной лаборатории Elecrtonics Workbench. Скриншот ее работы представлен на рисунке 6.

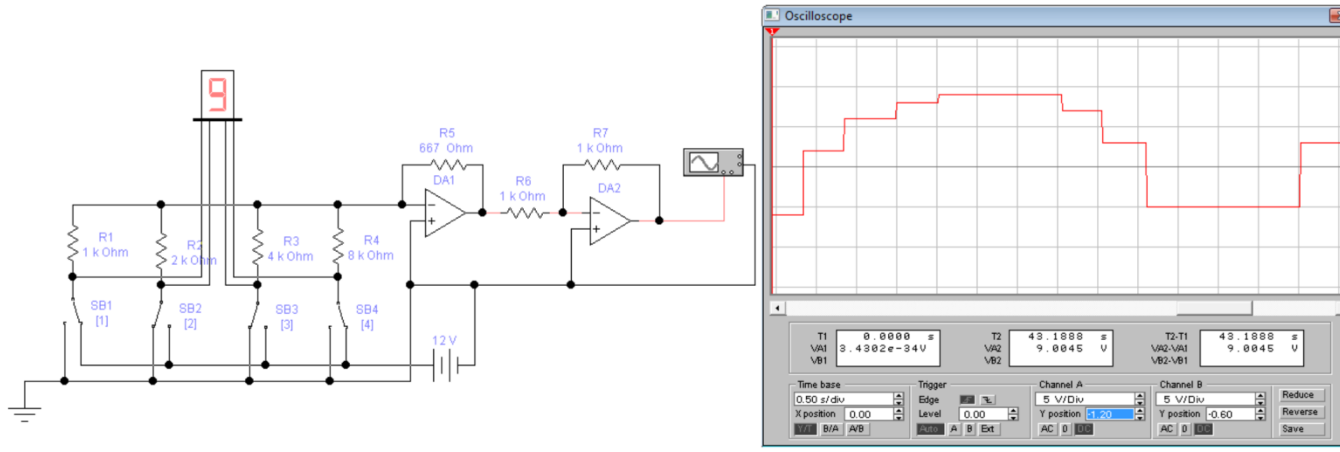


Рисунок 6

Однако при построении многоразрядных преобразователей по схеме на изображенной на рисунке 1 возникают трудности изготовления точных резисторов, сильно различающихся по сопротивлению. Особенно остро данная проблема встает при интегральной реализации устройства. Поэтому формирование взвешенных токов часто осуществляют последовательным делением на два опорного напряжения с помощью резистивной матрицы, показанной на рисунке 7. Преобразователь с цепной (R – $2R$) матрицей исключает указанные трудности благодаря наличию дополнительного резистора в каждом разряде.

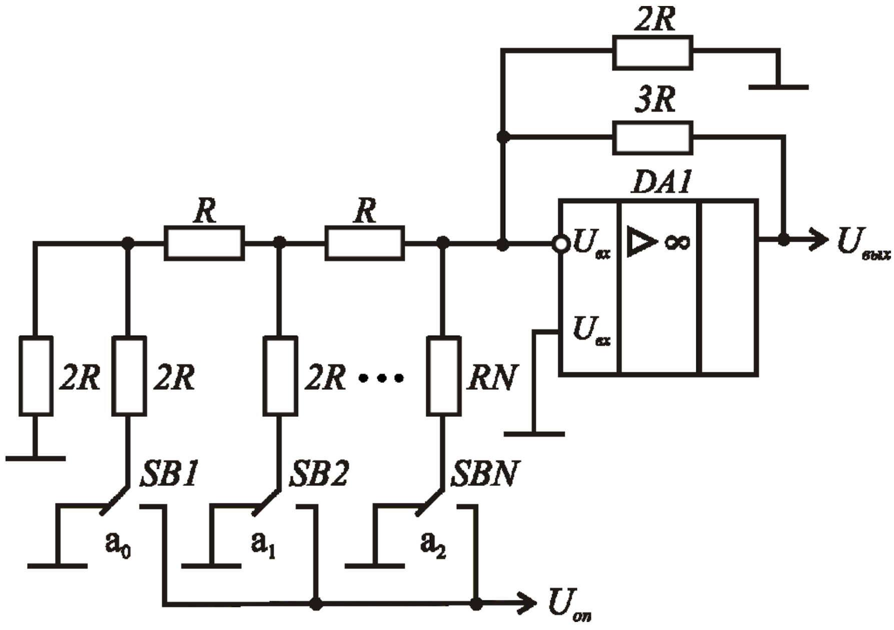


Рисунок 7

Так как эта матрица резисторов является линейной цепью, ее работу можно проанализировать методом суперпозиции, то есть вклад в выходное напряжение от каждого источника (разряда) рассчитать независимо друг от друга. Вклады от каждого разряда суммируются для получения на выходе преобразователя результата в виде напряжения.

Рассмотрим работу преобразователя, если ключ *SB* старшего разряда подключает источник опорного напряжения $U_{оп}$ ко входу операционного усилителя, а все остальные ключи замкнуты на общую шину. Эквивалентное сопротивление цепи справа от узла $n\!-\!1$ равно *2R*, так как входной вывод операционного усилителя фактически имеет нулевой потенциал. Легко проверить, что эквивалентное сопротивление сверху от узла также равно *2R*. Для рассматриваемого случая эквивалентная схема матрицы представлена на рисунке 8.

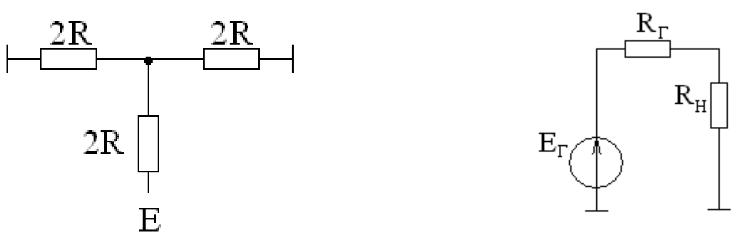


Рисунок 8

Ток, вызванный источником опорного напряжения $U_{оп}$, в узле $n-1$ делится пополам, обеспечивая на выходе операционного усилителя напряжение

$$U_{\text{вых}}(n-1) = \frac{-I \cdot R_{\text{ос}}}{2}.$$

Учитывая, что источник опорного напряжения $U_{оп}$ нагружен на два параллельно включенных сопротивления $R_н = 2R \mid\mid 2R = R$, последнее соотношение можно записать в виде:

$$U_{\text{вых}}(n-1) = \frac{-U_{\text{оп}} \cdot R_{\text{ос}}}{2R}.$$

В общем виде выходное напряжение ЦАП определяется следующим выражением:

$$U_{вых} = -U_{оп}\frac{R_{ос}}{R}\left(a_{n-1}\cdot 2^{-1} + a_{n-2}\cdot 2^{-2} + \ldots + a_1 \cdot 2^{-(n-1)} + a_0 \cdot 2^{-n}\right) =$$

$$= -U_{опп}\frac{R_{ос}\cdot 2^{-n}}{R}\left(a_{n-1}\cdot 2^{n-1} + a_{n-2}\cdot 2^{n-2} + \ldots + a_1 \cdot 2^{-1} + a_0 \cdot 2^{0}\right) =$$

$$= -U_{оп}\frac{R_{ос}}{R\cdot 2^n}\sum_{i=0}^{n-1} a_i \cdot 2^i .$$

Таким образом, выходное напряжение преобразователя пропорционально сумме напряжений со своими весами, обусловленными теми ключами, которые подключены к источнику $U_{оп}$.

Преобразователь с цепной (R – $2R$) матрицей в отличие от преобразователя с весовой матрицей не требует широкого диапазона номиналов резисторов и поэтому легко реализуется полупроводниковой интегральной технологией. Матрицы R – $2R$ занимают меньшую площадь на поверхности кристалла и позволяют снизить до минимума паразитные емкости и индуктивности резисторов и соединительных проводников.

Реализация рассмотренной схемы представлена на рисунке 9.

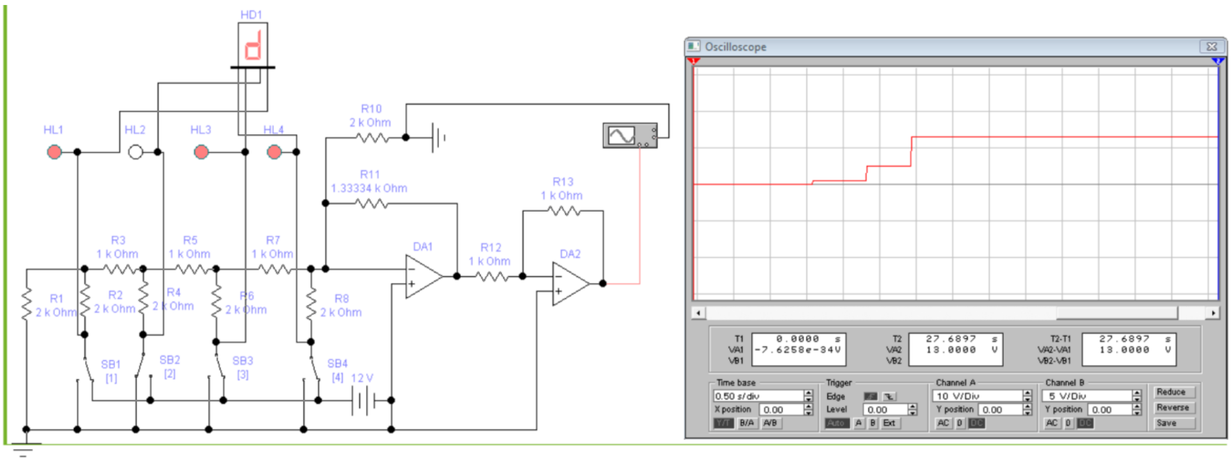


Рисунок 9

Тема 3. ОСНОВЫ ТЕОРИИ ЛОГИЧЕСКИХ ФУНКЦИЙ

3.1 Представление чисел в цифровой электронике

Как известно в цифровых устройствах, используемых в наземном и бортовом оборудовании, используются двоичные цифровые сигналы. Сам по себе цифровой сигнал не слишком информативен, ведь он может принимать только два значения: логический нуль «0» и логическая единица «1» (рисунок 1).

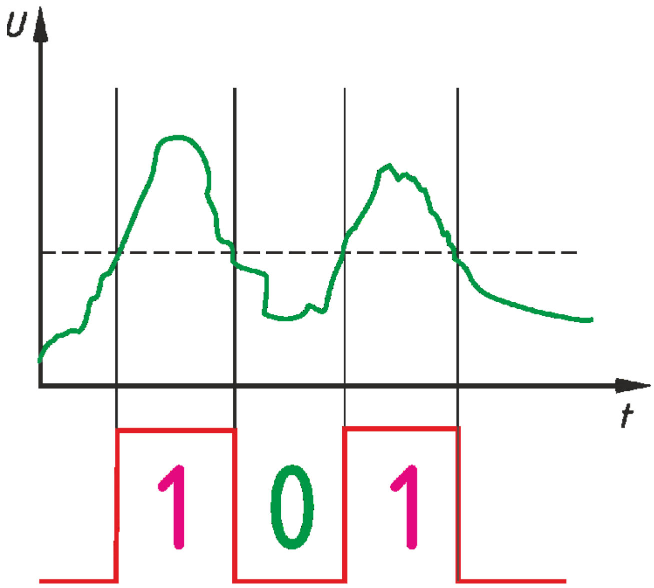


Рисунок 1 – Вид цифрового сигнала

Поэтому в тех случаях, когда необходимо передавать, обрабатывать или хранить большие объемы информации, обычно применяют несколько параллельных цифровых сигналов. При этом все эти сигналы должны рассматриваться только одновременно, каждый из них по отдельности не имеет смысла (рисунок 2).

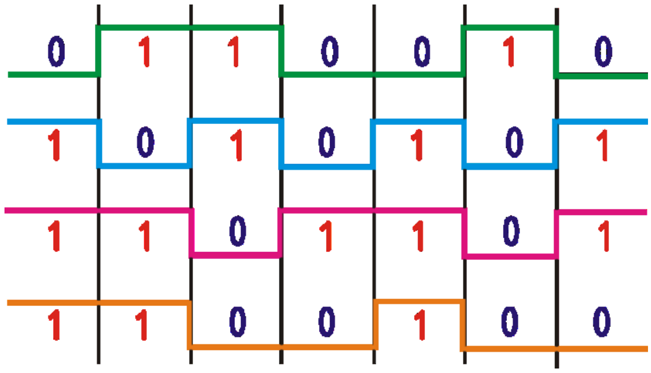


Рисунок 2 – Параллельные цифровые сигналы

В таких случаях говорят о двоичных кодах, то есть о кодах, образованных цифровыми (логическими, двоичными) сигналами. Каждый из логических сигналов, входящих в код, называется разрядом. Чем больше разрядов входит в код, тем больше значений может принимать данный код (рисунок 3).

В отличие от привычного для нас десятичного кодирования чисел, то есть кода с основанием десять, при двоичном кодировании в основании кода лежит число два. Каждый разряд двоичного кода (рисунок 4) называется битом (*Binary Digit* – двоичное число). Однако применение двоичного кодирования сопряжено с необходимостью оперирования громоздкими числами. Для того, чтобы упростить запись двоичных чисел, была предложена так называемая шестнадцатеричная система. В этом случае все двоичные разряды разбиваются на группы по четыре разряда (начиная с младшего), а затем уже каждая группа кодируется символом. Каждая такая полугруппа называется полубайтом (или тетрадой), а две группы соответственно байтом (рисунок 5).

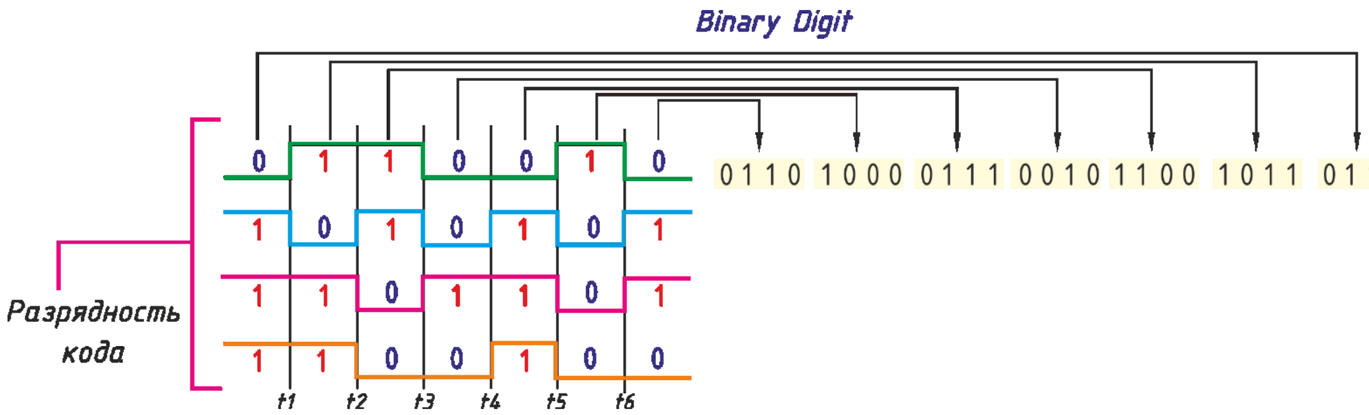


Рисунок 3 – Понятие разрядности цифрового кода

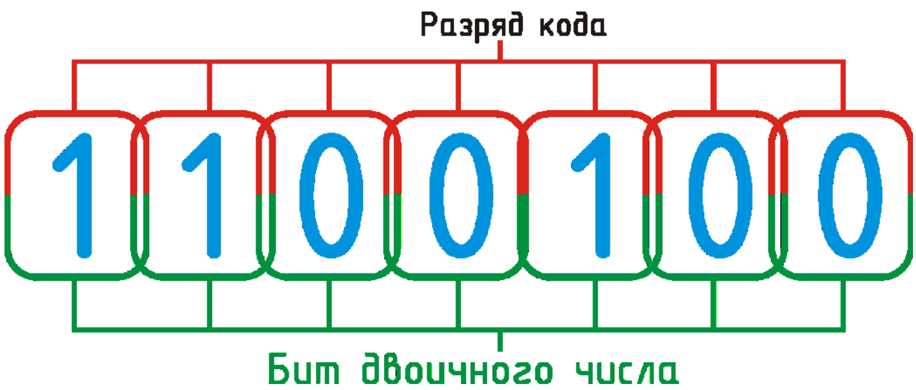


Рисунок 4 – Понятие бита в цифровом сигнале

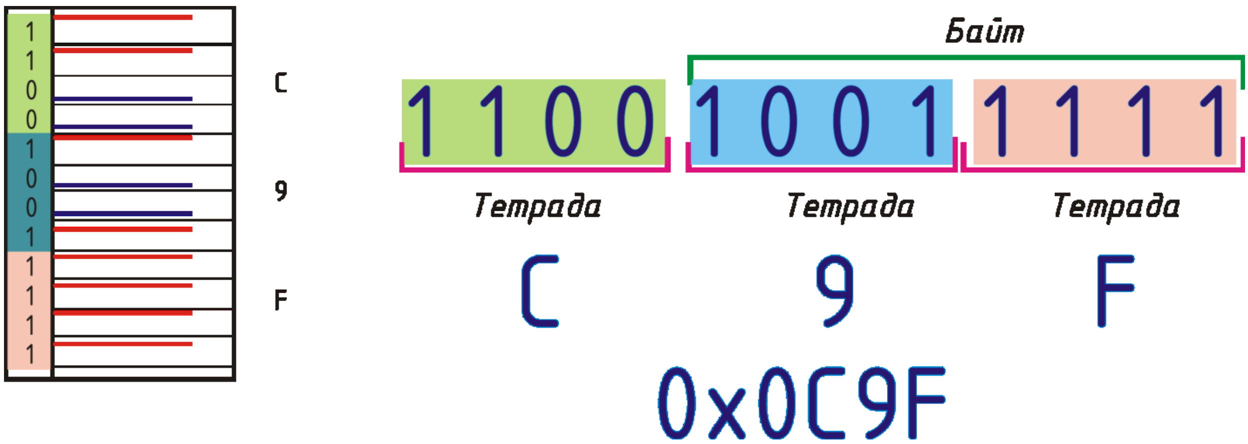


Рисунок 5 – Упрощение записи числа

В общем случае в зависимости от назначения, места установки и решаемых задач, используемые в гражданской авиации цифровые устройства, оперирующие данными, применяют две формы представления чисел: это числа с фиксированной запятой и с плавающей запятой.

В общем виде любое произвольное число A можно записать в виде полинома

$$\mathrm{A} = \mathrm{a}_{n-1} \cdot q^{n-1} + \mathrm{a}_{n-2} \cdot q^{n-2} + \mathrm{a}_0 \cdot q^0 + \mathrm{a}_{-1} \cdot q^{-1} + \cdots + \mathrm{a}_{-m} \cdot q^{-m}, \qquad (1)$$

где a - цифра из алфавита цифр выбранной позиционной системы счисления;

q - основание позиционной системы счисления;

i – коэффициент, учитывающий позицию (место расположения) цифры в составе числа.

Затем преобразуем (1) к виду:

$$A = q^p \cdot \sum_{i=-m}^{n-1} a_i \cdot q^{i-p} = q^p \cdot M_A,$$

где M_A – цифровая часть числа A, называемая его мантиссой,

p – порядок числа,

q^p – масштаб числа.

Целые числа обрабатываются в цифровой электронике в формате с фиксированной запятой. При таком формате представления чисел для обработки целых неотрицательных чисел используют количество разрядов равных количеству используемых сигналов. Так в микропроцессорных системах количество разрядов всегда выбирают равным 8. Тогда для хранения числа $170_{(10)}$ в ячейке памяти микропроцессорной системы оно будет представлено так как это показано на рисунке 6.

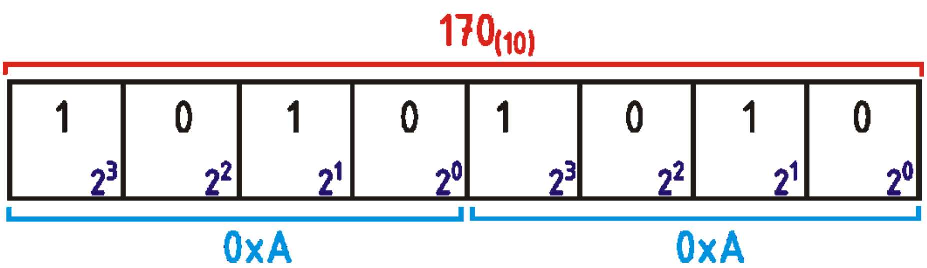


Рисунок 6 – Пример представления числа в микропроцессорном устройстве

Максимальное число A_{max}, которое может быть записано в разрядную сетку определяется выражением

$$A_{max} = 2^n - 1,$$

где n – количество разрядов в разрядной сетке.

Так как числа бывают положительные и отрицательные, то разрядная сетка числа разбивается на знаковую часть и поле числа. В поле числа размещается само поле числа (мантисса). Для кодирования знака используется самый старший разряд разрядной сетки, отведённый для изображения двоичного числа. Положение запятой в разрядной сетке строго фиксируется, обычно или правее самого младшего разряда мантиссы, либо левее самого старшего. В первом случае число представляется как целое, во втором – как правильная дробь (рисунок 7).

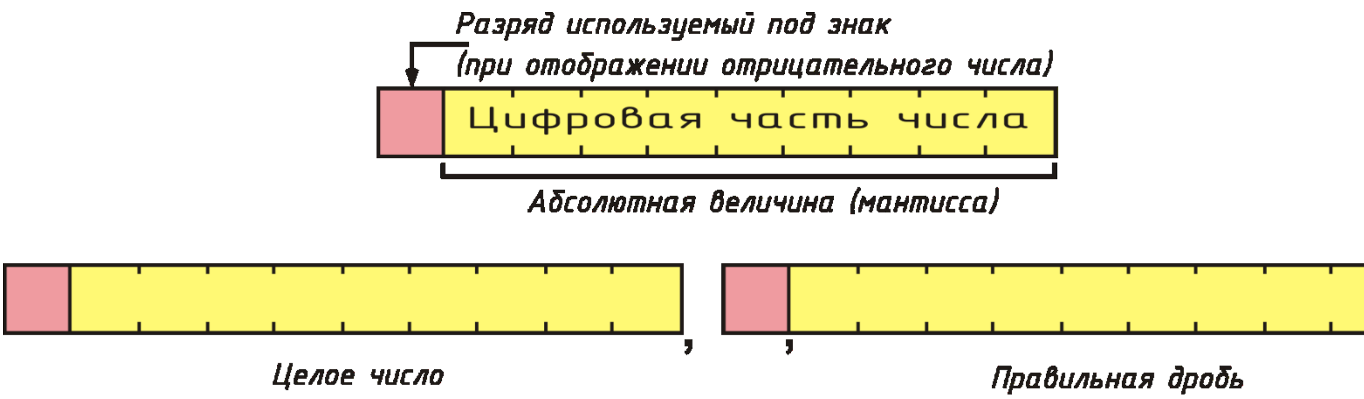


Рисунок 7 – Представление числа в формате с фиксированной запятой

В настоящее время в микропроцессорных системах числа с фиксированной запятой представляются в формате целых чисел.

В знаковую часть записывается информация о знаке числа. Принято, что знак положительного числа изображается «0», а знак отрицательного числа «1».

Достоинством представления чисел в форме с фиксированной запятой является простота аппаратурной реализации для представления числовой информации и высокая производительность арифметико-логического устройства, обусловленные простотой алгоритмов выполнения арифметических операций. Применительно к аппаратуре устанавливаемой на борту воздушного судна это является важным преимуществом, так как позволяет повысить надежность, уменьшить массогабаритные характеристики и снизить энергопотребление.

Основным недостатком чисел с фиксированной запятой является то, что в процессе вычислений необходимо постоянно следить за тем, чтобы все исходные данные, промежуточные и окончательные результаты находились в допустимом диапазоне представления. Если этого не соблюдать, то возможно переполнение разрядной сетки, и результат вычисления будет не верным.

Пример. Допустим для хранения динамической информации системы отображения полетной информации в оперативной памяти пилотажно-навигационного комплекса выделяются блоки ячеек длинной три тетрады. Рассмотрим, каким образом в эти ячейки запишутся следующие два числа:

$$\mathrm{A}_1 = -1011{,}0111110 \text{ и } \mathrm{A}_2 = 0{,}110001101.$$

На первом этапе в происходит определение масштабного коэффициента для чисел A_1 и A_2. Причем для выполнения обязательного условия (2) необходимо большее по абсолютному значению число представить в виде (3), то есть

$\mathrm{A}_1 = 0{,}10110111110 \cdot 2^4$ или с учетом знака «–» $\mathrm{A}_1 = 1{,}10110111110 \cdot 2^4$.

В свою очередь число A_2 должно войти в отведенную область памяти так, чтобы в дальнейшем при выполнении математических операций было соблюдено положение разрядов. То есть число A_2 будет представлено как

$$\mathrm{A}_2 = 0{,}0000110001101.$$

Фактическое размещение чисел в ячейках памяти представлено на рисунке 2.

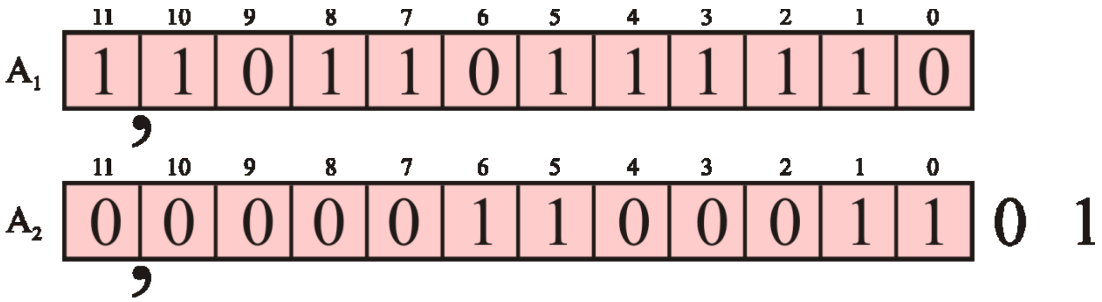


Рисунок 2

Как видно, из рисунка два младших разряда вышли за разрядную сетку и потерялись.

Для того, чтобы избавиться от этого недостатка, но при этом в полной мере воспользоваться всеми преимуществами рассматриваемого способа представления чисел, вместо дробных чисел применяют только целые значения, шаг изменения значений которых определяется в каждом конкретном случае.

Представление чисел в форме с плавающей запятой требует отображения не только мантиссы M_A каждого числа, но и его масштаба q^p. Для представления последнего достаточно записать только его порядок p (рисунок 3).

Рисунок 3

В различных цифровых устройствах диапазон представления чисел с плавающей запятой зависит от основания системы и числа разрядов для представления порядка. При этом у одинаковых по длине форматов чисел с плавающей запятой с увеличением основания системы счисления существенно расширяется диапазон представления чисел. Точность вычислений при использовании формата с плавающей запятой определяется числом разрядов мантиссы. Она увеличивается с увеличением числа разрядов.

Для представления чисел в формате числа с плавающей запятой используется следующий алгоритм:

1. Осуществляется перевод числа из р-ичной системы счисления в двоичную.
2. Полученное двоичное число представляется в формате изображенном на рисунке 3.
3. Рассчитывается смещенный порядок числа.
4. Размещается знак, порядок и мантисса в соответствующие разряды сетки.

Основное достоинство представления чисел в формате с плавающей запятой состоит в том, что отпадает необходимость в масштабировании переменных.

Недостатком является сложность алгоритмов реализации арифметических операций. Необходимость выполнения действий и над мантиссами чисел, и над их порядками ведет к увеличению объема оборудования и к снижению микропроцессорных устройств.

Применительно к числам с плавающей запятой в 1985 году был разработан и в настоящее время широко используется во многих микропроцессорах и микроконтроллерах стандарт IEEE 754 (Institute of Electrical and Electronics Engineers - Институт инженеров по электротехнике и радиоэлектронике). Этот стандарт определяет два основных формата представления чисел: 32-битовый для одинарной точности и 64-битовый - для двойной, а также два расширенных формата.

Применительно к числам с плавающей запятой следует отметить, что при сложении этих чисел возникает эффект называемый «Циклическая дыра». Под циклической дырой понимается численный предел суммы для числа, то есть придел, при достижении которого сумма числа перестает увеличиваться от сложения ее с исходным числом. А также «Грязный ноль» и «Числа убийцы». Последние при загрузке их в память микропроцессора приводят к зависанию процессора при 100% загрузке и так далее.

Вывод: Числа с фиксированной запятой обрабатываются в цифровых устройствах быстрее, чем с плавающей.

3.2 Стандарт представления чисел с плавающей запятой IEEE 754 (на самостоятельное изучение)

При рассмотрении стандарта необходимо уделить внимание на следующие моменты:

1. На какие числа распространяется действие стандарта?
2. Различные виды предствления чисел с плавающей запятой.
3. Порядок преобразования чисел «туда и обратно».
4. Числа с одинарной и двойной точностью (32 бита и 64 бита).
5. Округление чисел в стандарте.

3.3 Арифметические действия в двоичной системе счисления

Арифметические действия в любой позиционной системе счисления выполняют с использованием таблиц умножения, сложения и вычитания по правилам, аналогичным правилам десятичной арифметики.

Наиболее простыми из упомянутых выше таблиц являются таблицы для двоичной системы (рисунок 4):

Таблица умножения

0	×	0	=	0
0	×	1	=	0
1	×	0	=	0
1	×	1	=	1

Таблица сложения

0	+	0	=	0
0	+	1	=	1
1	+	0	=	1
1	+	1	=	10

перенос

Таблица вычитания

0	−	0	=	0
1	−	1	=	0
1	−	0	=	1
10	−	1	=	1

займ

Рисунок 4

Старшие цифры двухразрядной суммы и уменьшаемого называют соответственно переносом и займом.

Рассмотрим выполнение простейших арифметических операций с числами, имеющими фиксированную запятую.

Сложение многоразрядных чисел $A = a_{n-1} \ldots a_0 \ldots a_{-m}$ и $B = b_{n-1} \ldots b_0 \ldots b_{-m}$ выполняется поразрядно, начиная с младшего разряда, с учетом правил таблицы сложения. Перед сложением количество разрядов целой и дробной части слагаемых уравнивается путем добавления незначащих нулей - в дробной части справа, а в целой части слева от разрядов чисел. В каждом i - ом разряде производится сложение трех цифр $a_i + b_i + p_i$, где p_i - цифра переноса из предыдущего (i - 1) разряда.

Пример приведен на рисунке 4

P_i	=	1	1	0	1	1	1	0	
A	=		1	1	0	1	1,	1	1
B	=		0	1	0	0	1,	1	0
A+B	=	1	0	0	1	0	1,	0	1

перенос

Рисунок 4

Вычитание многоразрядных чисел производится также поразрядно, причем, если цифра вычитаемого больше цифры уменьшаемого, то занимается 1 из следующего по старшинству разряда. Занятая единица приравнивается к двум единицам данного разряда.

Пример реализации операции вычитания приведен на рисунке 5.

$$
\begin{array}{r}
\;\;\;\;\;\;\;\;\;\;\;\;\;\;1\;\;1\;\;\;\;\;\;\;\;\;\;\;\;\;\;\;\;1\;\;\;\;\;\; \\
-\;A = 1\;\;1\;\;0\;\;1\;\;1,1\;\;0 \\
B = 0\;\;1\;\;1\;\;0\;\;1,0\;\;1 \\
\hline
A-B = 0\;\;1\;\;1\;\;1\;\;0,0\;\;1
\end{array}
$$

Рисунок 5

При переходе к математической записи получается следующее:

$$\mathrm{a} = n_1 \cdot 2^{-q1} \text{ и } b = n_2 \cdot 2^{-q2}.$$

Тогда операция сложения запишется в виде:

$$a + b = n_1 \cdot 2^{-q1} + n_2 \cdot 2^{-q2} = \left(n_1 + n_2 \cdot 2^{(q1-q2)}\right) \cdot 2^{-q1},$$

где множитель $2^{(q1-q2)}$ означает арифметический сдвиг для приведения числа к одной экспоненте.

Фрагмент кода на С реализующий операцию сложения приведен на рисунке 6.

```
int32_t a = 0x1000L;      // q15: a = 0.125
int32_t b = 0x20000L;     // q20: b = 0.125
int32_t c = 0;            // q25
c = (a << 5) + b;         // q20: (a * 2 ^ (20 - 15) + b); c = 0x40000L (0.25 в q20)
c <<= 5;                  // q25: c = 0x800000L (0.25 в q25)
```

Рисунок 6

Умножение многоразрядных двоичных чисел производится путем образования частичных произведений и их суммирования.

Пусть даны числа $A = a_{n-1} \ldots a_0 \ldots a_{-m}$ и $B = b_{n1-1} \ldots b_0 \ldots b_{-m1}$.

Тогда $\Pi = A \cdot B = A \sum_{i=-m_1}^{n_1-1} b_i 2^i = \sum_{i=-m_1}^{n_1-1} A b_i 2^i = \sum_{i=-m_1}^{n_1-1} \Pi_i$, где $\Pi_i = Ab_i 2^i$ - частичное произведение, образуемое путем умножения множимого A на цифру множителя b_i и ее весовой коэффициент 2^i.

Умножению числа A на 2 соответствует сдвиг всех цифр этого числа на один разряд влево, т.е. в сторону старшего разряда:

$$2A = \left(a_{n-1} \cdot 2^{n-1} + a_{n-2} \cdot 2^{n-2} + \ldots + a_0 2^0 + \ldots + a_{-m} \cdot 2^{-m}\right) \cdot 2 =$$
$$= a_{n-1} \cdot 2^n + a_{n-2} \cdot 2^{n-1} + \ldots + a_0 2^1 + a_{-1} 2^0 + \ldots + a_{-m} \cdot 2^{-(m+1)}.$$

С учетом этого для получения частичных произведений Π_i достаточно сдвинуть код множимого на i разрядов влево (при $i > 0$) или вправо ($i < 0$) и умножить его на 0 или 1 в зависимости от значения b_i.

Пример,

$$\begin{array}{lr}
A = & 101,10 \\
\times & \\
B = & 11,01 \\
\hline
\Pi_{-2} = A \cdot 1 \cdot 2^{-2} = & 1,0110 \\
\Pi_{-1} = A \cdot 0 \cdot 2^{-1} = & 00,000 \\
\Pi_{-0} = A \cdot 1 \cdot 2^{0} = & 101,10 \\
\Pi_{-1} = A \cdot 1 \cdot 2^{1} = & 1011,0 \\
\hline
\boldsymbol{\Pi} = A \cdot B = & 10001,1110
\end{array}$$

При выполнении умножения на бумаге можно не указывать положений запятой в частичных произведениях, следует лишь правильно записать коды один под другим и произвести их сложение. Положение запятой в произведении определяется числом разрядов в его дробной части, которое равно сумме чисел разрядов в дробных частях множимого и множителя.

Деление многоразрядных чисел производится по таким же правилам, как и в десятичной системе счисления. Перед делением в делимом и делителе уравнивается количество цифр после запятой путем добавления нулей, затем запятые отбрасываются. Процедура нахождения частного иллюстрируется на примере деления числа A = 1100,011 на число B = 10,01:

Делимое	Делитель
1 1 0 0 , 0 1 1	1 0 , 0 1 0
- 1 0 0 1 0	1 0 1 , 1
0 0 1 1 0 1 1	*Частное*
1 0 0 1 0	
0 1 0 0 1 0	
1 0 0 1 0	
0 0 0 0 0	

Правила выполнения арифметических операций с числами с плавающей запятой изложены в стандарте IEEE 754.

Итоговые замечания

1. Выполнение арифметических операций над числами с фиксированной запятой дают предсказуемый результат. При правильном подходе к кодированию результат вычисления будет одинаков на любой платформе (процессор+компилятор) с точностью до разряда, то есть битэкзактен (bit-exactness).

2. Полный контроль за поведением кода. Фиксированная точка исключает появление «неожиданностей», связанных с особенностями реализации запятой на конкретной платформе.

3. Автоматическая «фильтрация» пренебрежимо малых значений. При выполнении вычислений с числами с плавающей запятой ошибки вычисления накапливаются, а с числами с фиксированной запятой этого не происходит (за счет отбрасывания малых значений).

4 Алгоритмически контролируется диапазон значений переменных. Плавающая запитая дает больше свободы в вычислениях, но результат может

выходить за пределы допустимых значений, что приводит к необходимости контролировать его отдельно. В фиксированной точке эта проблема решается автоматически на этапе создания алгоритма.

5. Числа с фиксированной запятой имеют пониженный диапазон значений по сравнению с плавающей.

6. Много времени уходить на отладку масштаба отображения чисел.

7. Необходимо следить за разрядностью на каждом этапе вычислений.

3.3 Цифровые двоичные коды

В программируемых цифровых устройствах применяют *прямой, обратный и дополнительный коды* чисел. Многообразие применяемых кодов определяется их достоинствами и недостатками, а также особенностями используемых операционных устройств.

Прямой код удобен для хранения и передачи чисел, обратный и дополнительный коды - для выполнения арифметических операций. Рассмотрим эти коды на примере кодирования двоичных чисел с фиксированной запятой вида $A_{(2)} = \pm 0.a_{-1}...a_{-m} \left(|A| < 1\right)$. Индекс 2 для обозначения двоичных чисел будем в дальнейшем опускать.

Прямой код обозначают через $[\,A\,]_{пк}$:

$$[A]_{пк} = \begin{cases} 0.a_{-1}...a_{-m}, & если \quad A \geq 0, \\ 1.a_{-1}...a_{-m}, & если \quad A \leq 0. \end{cases} \qquad (3)$$

Нуль в прямом коде имеет два представления:

$$[+0]_{пк} = 0.0...0 \text{ и } [-0]_{пк} = 1.0...0.$$

Пример. A = + 0,101; B = - 0,101. Найти $[A]_{пк}$ и $[B]_{пк}$.

Решение. Согласно (3) находим: $[A]_{пк}$ = 0.101; $[B]_{пк}$ = 1.101.

<u>Обратный код</u> обозначается следующим образом: $[A]_{ок}$. Обратный код положительных чисел совпадает с прямым кодом. Для отрицательных чисел правило формирования обратного кода заключается в записи 1 в знаковый разряд и инвертировании (замена нуля единицей и наоборот) всех остальных разрядов числа.

$$[A]_{ок} = \begin{cases} 0.a_{-1}...a_{-2}...a_{-m}, & \textit{если} \quad A \geq 0, \\ 1.\bar{a}_{-1}\bar{a}_{-2}...\bar{a}_{-m}, & \textit{если} \quad A \leq 0. \end{cases}$$

Нуль имеет следующие два представления:

$$[+0]_{ок} = 0.0...0 \text{ и } [-0]_{ок} = 1.1...1.$$

Пример. A = + 0,101; B = - 0,101

Решение. Так как A положительное число, то $[A]_{OK} = 0.101$. Для отрицательного B получим $[B]_{OK} = 1.010$.

<u>Дополнительный код</u> $[A]_{дк}$ положительного числа равен его прямому коду. Отрицательное число A в процессе кодирования заменяется дополнением его прямого кода до двух т.е. величины $10.0_{(2)}$:

$$[A]_{ДК} = 10. - [A]_{ПК}, \text{ если } A < 0,$$

$$[A]_{ДК} = [A]_{ПК}, \text{ если } A \geq 0.$$

Пусть A = - 0,1011. Найти $[А]_{дк}$.

В соответствии с правилом кодирования

$$\begin{array}{rcl} & & 1\,1111{+}1 \\ 10._{(2)} & = & 10.0000 \\ & - & \\ [A]_{пк} & = & 1.1011 \\ \hline [A]_{дк} & = & 1.0101 \quad = [A]_{ок} + 1 \text{ мл. разряда} \end{array}$$

Как видно, все цифры результата оказались инвертированными ($\overline{a}_i$ = 1, если a_i = 0 и $\overline{a}_i$ = 0, если a_i = 1), за исключением последней значащей единицы и знакового разряда.

Таким образом, можно сформулировать два правила перевода:

1. Дополнительный код отрицательного числа получается из прямого кода этого числа путем инвертирования всех разрядов, кроме знакового, и прибавлением единицы младшего разряда.

2. Для получения дополнительного кода отрицательного числа следует в прямом коде этого числа инвертировать все цифры кроме знаковой, последней значащей единицы и следующих за ней в более младших разрядах нулей.

Примеры:

$[A]_{\text{пк}}$ = 1.1010111; $[A]_{\text{дк}}$ = 1.0101000 + 0.0000001 = 1.0101001;

$[B]_{\text{пк}}$ = 1.1010000; $[B]_{\text{дк}}$ = 1.01011111 + 0.0000001 = 1.0110000.

В дополнительном коде нуль имеет единственное значение $[0]_{\text{дк}}$=0.000...00.

Результат выполнения операций сложения или вычитания для дробных чисел может оказаться по абсолютной величине большим или равным единице, поэтому, чтобы не потерять значащую цифру результата в разряде единиц в обратных и дополнительных кодах, необходимо, в общем случае, предусмотреть представление цифра a_0 разряда единиц, при этом знак числа $a_{\text{зн}}$ будет уже представлен в разряде для двоек: $[A] = a_{зн}a_0.a_{-1}...a_{-m}$. Коды таких чисел называют модифицированными.

Модифицированный обратный код (МОК) числа A имеет вид:

$$[A]_{\text{мок}} = \begin{cases} 0a_0.a_{-1}...a_{-m}, & если \quad A \geq 0, \\ 1\bar{a}_0.\bar{a}_{-1}...\bar{a}_{-m}, & если \quad A \quad \leq 0. \end{cases}$$

Модифицированный дополнительный код (МДК) обозначается через

$$[A]_{\text{мдк}} = \begin{cases} [A]_{\text{мок}}, \quad если \ A \geq 0, \\ [A]_{\text{мок}} + 1 \ мл.разряда, если \ A \leq 0. \end{cases}$$

3.4 Арифметические действия в цифровых кодах

Выполнение операций сложения и вычитания кодов. Правила сложения многоразрядных чисел (двух положительных или двух отрицательных), записанных в прямом коде, отличаются от правил сложения многоразрядных двоичных чисел только в определении знака. Знаковый разряд при суммировании кодов чисел с одинаковыми знаками равен знаковым разрядам слагаемых.

Пример:

$$\begin{array}{r} A=0,01011 \\ B=0,00111 \\ \hline A+B=0,10010 \end{array} \qquad \begin{array}{r} [A]_{\text{пк}}=0,01011 \\ + \\ [B]_{\text{пк}}=0,00111 \\ \hline [A]_{\text{пк}}+ \ [B]_{\text{пк}}=1,10010 \end{array}$$

$$\begin{array}{r} A=-0,01011 \\ B=-0,00111 \\ \hline A+B=-0,10010 \end{array} \qquad \begin{array}{r} [A]_{\text{пк}}=1,01011 \\ + \\ [B]_{\text{пк}}=1,00111 \\ \hline [A]_{\text{пк}}+ \ [B]_{\text{пк}}=1,10010 \end{array}$$

Сложение прямых кодов чисел, имеющих разные знаки осуществляется по правилу вычитания мантисс многоразрядных двоичных чисел. Вычитание всегда осуществляется из большего по абсолютной величине числа меньшего. Результату присваивается знак большего числа.

Пример:

$$
\begin{array}{rr}
A = 0{,}01011 & [A]_{пк} = 0{,}01011 \\
 & - \\
B = -0{,}00111 & [B]_{пк} = 1{,}00111 \\
\hline
A + (-B) = A - B = 0{,}00100 & [A]_{пк} - [B]_{пк} = 0{,}00100
\end{array}
$$

$$
\begin{array}{rr}
A = -0{,}01011 & [A]_{пк} = 1{,}01011 \\
 & - \\
B = 0{,}00111 & [B]_{пк} = 0{,}00111 \\
\hline
-A + B = -(A - B) = -0{,}00100 & [A]_{пк} - [B]_{пк} = 1{,}00100
\end{array}
$$

Во всех случаях при возникновении переноса из старшего разряда мантиссы в знаковый разряд фиксируется сбой нормальной работы машины, вызванный переполнением разрядной сетки.

При сложении кодов чисел, имеющих разный знак удобнее пользоваться обратными и дополнительными кодами. В этом случае знаковый разряд участвует в сложении наравне с разрядами мантиссы.

Пример: Обратные коды

$$
\begin{array}{rr}
A = -0{,}01011 & [A]_{ок} = 1{,}10100 \\
+ & + \\
B = 0{,}00111 & [B]_{ок} = 0{,}00111 \\
\hline
-A + B \quad -0{,}00100 & [A]_{ок} + [B]_{ок} = 1{,}11011 \Rightarrow -0{,}00100
\end{array}
$$

$$
\begin{array}{rr}
A = 0{,}01011 & [A]_{ок} = 0{,}01011 \\
+ & + \\
B = -0{,}00111 & [B]_{ок} = 1{,}11000 \\
\hline
A + (-B) = 0{,}00100 & 10{,}00011 \Rightarrow 0{,}00100 \\
 & +
\end{array}
$$

При сложении обратных кодов двоичного числа единица переноса из знаковых разрядов прибавляется к младшему разряду результата.

Дополнительные коды

$$A = -0,01011 \qquad [A]_{дк} = 1,10101$$

$$B = 0,00111 \qquad [B]_{дк} = 0,00111$$

$$\begin{array}{r} + \begin{array}{r} [A]_{дк} = 1,10101 \\ [B]_{дк} = 0,00111 \end{array} \\ \hline [A]_{дк} + [B]_{дк} = 1,11100 \end{array} \Rightarrow 1,11011_{ок} \Rightarrow -0,00100$$

$$A = 0,01011 \qquad [A]_{дк} = 0,01011$$

$$B = -0,00111 \qquad [B]_{дк} = 1,11001$$

$$\begin{array}{r} + \begin{array}{r} [A]_{дк} = 0,01011 \\ [B]_{дк} = 1,11001 \end{array} \\ \hline 1|0,00100 \end{array} \Rightarrow 0,00100$$

В случае дополнительных кодов перенос из знаковых разрядов отбрасывается.

<u>*Выполнение операций умножения в кодах*</u>. При представлении двоичных чисел в виде кода для реализации операций умножения и деления проще всего использовать прямые коды двоичных чисел. В этом случае умножение и деление кодов осуществляется по правилам умножение и деления многоразрядных двоичных чисел. Знак результата определяется суммированием знаковых разрядов сомножителей по модулю 2, т.е. $0 \oplus 0=0$; $0 \oplus 1=1$;$1 \oplus 0=1$; $1 \oplus 1=0$.

В программируемых цифровых устройствах для представления двоичных чисел используются дополнительные коды. Особенность выполнения умножения двоичных чисел, представленных в дополнительном коде, заключается в том, что если хоть один из сомножителей является отрицательным, то результат будет неправильным. Для получения правильного результата необходимо осуществить коррекцию произведения.

Например, число X = - 0,1101 в дополнительном коде равно $[X]_{дк}$ = 1,0011, что может быть получено следующим образом

$$2 + X = 10,0000 + (-0, 1101)= 1,0011.$$

Используя равенство $[X]_{дк} = 2 + X$, определим, как должен выглядеть правильный результат умножения в различных случаях:

а) $X > 0, Y > 0$

$Z = X – Y; [Z]_{дк} = Z;$

$[X·Y]_{дк} = X·Y;$

б) $X > 0, Y < 0$

$Z = XY < 0; [Z]_{дк} = 2 + Z;$

$[X·Y]_{дк} = 2 + X·Y;$

в) $X < 0, Y > 0$

$Z = X · Y < 0; [Z]_{дк} = 2 +Z;$

$[X·Y]_{дк} = 2 + X·Y;$

г) $X < 0, Y < 0$

$Z = X·Y; [Z]_{дк} = Z;$

$[X·Y]_{дк} = X·Y.$

Для этих же вариантов, если просто перемножать дополнительные коды, получаются следующие результаты:

а) $X > 0, Y < 0$

$[X]_{дк} = X; [Y]_{дк} = Y,$

$[X]_{дк} · [Y]_{дк} = X · Y = [X · Y]_{дк}.$

Результат правильный

б) $X > 0, Y < 0$

$[X]_{дк} = X, [Y]_{дк} = 2 + Y,$

$$[X]_{дк} \cdot [Y]_{дк} = X \cdot (2 + Y) = 2X + X \cdot Y.$$

Правильный результат равен $2 + X \cdot Y$.

в) $X < 0, Y > 0$

$$[X]_{дк} = 2 + X, [Y]_{дк} = Y,$$

$$[X]_{дк} \cdot [Y]_{дк} = (2 + X) \cdot Y = 2Y + X \cdot Y.$$

При правильном результате $2 + X \cdot Y$.

г) $X < 0, Y < 0$

$$[X]_{дк} = 2 + X; [Y]_{дк} = 2 + Y;$$

$$[X]_{дк} \cdot [Y]_{дк} = (2 + X) \cdot (2 + Y) = 4 + 2X + 2Y - X \cdot Y;$$

а нужно получить $X \cdot Y$.

Операция деления двоичных чисел представленных дополнительными кодами сводится к операциям сложения (вычитания) и сдвига.

Операция деления является самой длительной и осуществляется за несколько циклов, в каждом цикле определяется одна цифра частного. В первом цикле выполняется операция вычитания делимого и делителя, если знаки одинаковые или операция сложения, если знаки разные. При разных знаках частное формируется в обратном коде, а после окончания деления к его младшему разряду прибавляется единица для перевода в дополнительный код. В каждом последующем цикле выполняется либо операция сложения, либо операция вычитания, при этом предыдущий остаток удваивается. Если частное в данном разряде получилось равным нулю, то в следующем цикле выполняется операция вычитания, если единице, то сложение. По знаковым разрядам очередного остатка в зависимости от знака делителя формируется соответствующая цифра частного.

Пример:

$$X = -0,011011$$

$$Y = 0{,}1001$$

$$\frac{X}{Y} = -0{,}11$$

$$\begin{array}{l|l}
11011 & 100100 \\
\cline{2-2}
100100 & 0{,}11 \\
\cline{1-1}
0100100 & \\
\ \ 100100 & \\
\cline{1-1}
\qquad\qquad 0 &
\end{array}$$

$[X]_{дк} = 1{,}100101$

$[Y]_{дк} = 0{,}1001$

I цикл $[X]_{дк} + [Y]_{дк} \begin{array}{l} \to \le 0 \to \text{переполнение} \\ \to > 0 \to Z = -0,\ldots; [Z]_0 = 1,\ldots \end{array}$

1,100101 + 0,1001 = 1 0,001001; $[Z]_{ок} = 1,\ldots$

II цикл $[X]_{дк} + [Y]_{дк} - \dfrac{Y}{2} \begin{array}{l} \to < 0 \quad [Z]_{ок} = 0 \\ \to > 0 \quad [Z]_{ок} = 1 \end{array}$

III цикл $[X]_{дк} + [Y]_{дк} - \dfrac{Y}{2} + \dfrac{Y}{4} \begin{array}{l} \to \le 0 \quad [Z]_{ок} = 0 \\ \to > 0 \quad [Z]_{ок} = 1 \end{array}$

-0,001001 + 0,001001 = 0; $[Z]_{ок} = 1{,}00$

$[Z]_{дк} = [Z]_{ок} + 0{,}01 = 1{,}01$

Z = - 0,11

3.4 Общие сведения о функциях алгебры логики. Функции и операции

Наука рассуждать (т.е. логика) была создана в IV веке до н.э. древнегреческим мыслителем Аристотелем. Он рассмотрел какие законы, приемы, формы присущи человеческому мышлению. Отсюда и название логики – формальная логика. Основоположником математической логики считается немецкий математик Лейбниц. Он в XVII веке попытался сформулировать первые логические исчисления. На фундаменте, заложенном Лейбницем, другой математик, Джордж Буль, отец писательницы Войнич, автора романа «Овод», ввел для логического построения особую алгебру. В отличие от обычной, в ней символами обозначают не числа, а высказывания. Все высказывания имеют всего только два значения – ***ложь или истина***. Так как в двоичной системе счисления только две цифры 0 и 1, то правила алгебры логики приемлемы для двоичной системы счисления.

При синтезе и анализе схем цифровых устройств используется аппарат математической логики, объектом исследования которого являются двоичные функции f двоичных переменных $x_0,\ldots x_{n-1}$, называемые булевыми функциями или функциями алгебры логики:

$$f = f(x_0, \ldots x_{n-1}).$$

Аппарат булевой алгебры имеет дело с переменными, отражающими *истинность или ложность* высказываний: если высказывание истинно – ему ставится в соответствие значение $x = 1$, если ложно - $x = 0$.

Функция f, также как и ее аргументы, принимает значение 0 или 1.

Совокупность значений аргументов называется набором длины n и обозначается через $x_0,\ldots x_{n-1}$. Число X, соответствующее набору, называется номером набора (таблица 1).

Таблица 1   Таблица наборов длины n = 3

Номер набора, X	Значение аргументов (набор)		
	x_2	x_1	x_0
0	0	0	0
1	0	0	1

2	0	1	0
3	0	1	1
4	1	0	0
5	1	0	1
6	1	1	0
7	1	1	1

Множество наборов $W = \{(0 \dots 0), \dots, (1 \dots 1)\}$, характеризует область определения функции. Значение функции f на наборе с номером X обозначается через f_X:

$$f_X = f(x_0, \dots x_{n-1}).$$

Из множества наборов принято выделять нулевой и единичный – это соответственно наборы (0…0) (номер набора равен нулю) и (1…1) (номер набора равен $2^n - 1$). Два набора $(x_0, \dots x_{n-1})$ и $(\overline{x_0}, \dots \overline{x_{n-1}})$ называются противоположными, если значения одноименных переменных в наборах взаимно противоположны $(\overline{x_i} = 1 - x_i)$. Два набора $(x_0, \dots 0 \dots x_{n-1})$ и $(x_0, \dots 1 \dots x_{n-1})$, различающиеся значениями только одной переменной, называют соседними.

Поскольку область определения и область значений функции конечны, то она может быть задана таблицей, в которой каждому набору с номером X сопоставляют значение функции f_X. Такие таблицы называют таблицами истинности (таблица 2).

Таблица 2 Пример задания различных функций таблицей истинности

Номер набора	Набор		Значения функции	Пример функций		
	x_1	x_0		$f(x_1, x_0)$	$f*(x_1, x_0)$	$\varphi(x_1, x_0)$
0	0	0	f_0	0	0	1
1	0	1	f_1	1	1	0

2	1	0	f_2	1	*	1
3	1	1	f_3	0	*	0

Значениям функций $f_0 \dots f_{2^n-1}$ можно сопоставить двоичный код $F_{(2)}$:

$$F_{(2)} = f_0 f_1 \dots f_{2^n-1}.$$

Множество W наборов аргументов области определения функции можно разбить на два подмножества W_1 и W_0:

$$W = W_1 \cup W_1,$$

где W_1 и W_0 - подмножества наборов, на которых функция принимает значения 1 и 0 соответственно.

В частности, для $f(x_1, x_0)$ из таблицы 2 находим:

$$W_1 = \{(01), (10)\}, \qquad W_0 = \{(00), (11)\}$$

На части наборов функция может быть не определена, такие функции называют частичными и помечают звездочками. Наборы, на которых функция может принимать одновременно противоположные значения, называют запрещенными, значения функции на таких наборах также отмечают звездочками. Например, функция $f * (x_1, x_0)$ не определена на наборах с номерами 2 и 3 (таблица 2).

На практике частичные функции на запрещенных наборах доопределяют для того, чтобы полученная функция имела более простую формулу, либо допускала бы более простую схемную реализацию.

Количество N_n различных наборов длины n в точности равно количеству различных 2^n - разрядных двоичных чисел, а количество N_f различных функций – количеству различных наборов N_n:

$$N_n = 2^n, N_f = 2^{N_n} = 2^{2^n}.$$

Для n = 1 количество различных наборов значений

$$N_n = 2^1 = 2,$$

а количество различных функций (таблица 3):

$$N_f = 2^2 = 4$$

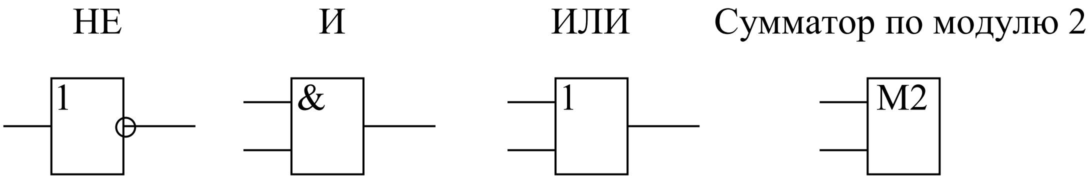
Таблица 3 - Функции одной переменной

X	x_0	F_0	F_1	F_2	F_3
0	0	0	0	1	1
1	1	0	1	0	1

Количество различных функций с увеличением числа аргументов растет чрезвычайно быстро, достаточно быстро растет и число различных наборов. Так для $n = 2$, $N_n = 4$, $N_f = 16$, но для $n = 5$ уже $N_n = 32$, $N_f >$ 4000000000, поэтому табличное задание функций становится громоздким, и функции предпочитают задавать алгебраически формулами через простейшие (элементарные) функции – операции.

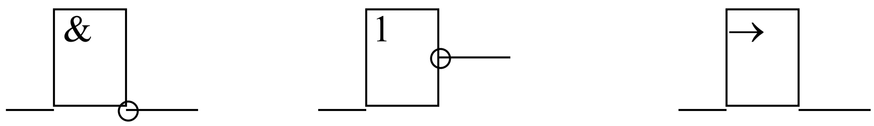
В качестве операций обычно выбирают следующие функции одного и двух аргументов (таблицы 3, 4): инверсия (операция НЕ: $y = \bar{x}$), конъюнкция (операция И: $y = x_1 \,\&\, x_0$), дизъюнкция (операция ИЛИ: $y = x_1 \vee x_0$), штрих Шеффера (операция И-НЕ: $y = \overline{x_1 \,\&\, x_0}$), стрелка Пирса (операция ИЛИ-НЕ: $y = \overline{x_1 \vee x_0}$), сумма по модулю два (операция М2: $y = x_1 \oplus x_0$).

Инверсия, отрицание или операция НЕ реализуется инвертором или логическим элементом (ЛЭ) НЕ (рисунок 1,а).



а) *б)* *в)* *г)*

И-НЕ ИЛИ-НЕ Импликатор



д) *е)* *ж)*

Рисунок 1 - Логические элементы

<u>*Конъюнкция, логическое произведение*</u> (умножение) или операция И – это функция $x \,\&\, y$, совпадающая с арифметическим произведением двоичных переменных. Конъюнкцию обозначают также через $xy,\ x \cdot y,\ x \wedge y$. Аргументы функции часто называют сомножителями.

Элемент, реализующий конъюнкцию, называют <u>*конъюнктором или логическим элементом И*</u> (рисунок 1,*б*). Говорят (таблица 4), что элемент И всегда пропускает нули со входов на выход (действительно, если хоть один из сомножителей равен нулю, то и произведение равно нулю).

<u>*Дизъюнкция, логическая сумма*</u> (сложение) иначе операция ИЛИ – это функция $x \vee y$, которая равна нулю тогда и только тогда, когда все ее аргументы равны нулю. Аргументы дизъюнкции часто называют слагаемыми. Элемент, реализующий дизъюнкцию, называют *дизъюнктором или логическим элементом ИЛИ* (рисунок 1,*в*). Говорят, что элемент ИЛИ всегда пропускает единицы со входов на выход.

<u>*Сумма или операция сложения по модулю два*</u> – это функция $x \oplus y$, которая равна единице тогда и только тогда, когда сумма значений аргументов есть число нечетное. Элемент, реализующий эту функцию, называют сумматором по модулю два и отмечают символом М2 (рисунок 1,*г*).

В математической логике широко используют функцию «импликация». Импликация – это функция $x \to y$ $(x \to y = \bar{x} \vee y)$, которая равна единице, если выполняется неравенство $x \leq y$ (таблица 4). Элемент, реализующий *импликацию, называют импликатором* (рисунок 1,*ж*).

Функцию, противоположную конъюнкции, называют функцией штрих Шеффера или операцией И-НЕ и обозначают через x / y $(x / y = \overline{x \,\&\, y})$. Логический элемент, реализующий эту функцию, называют элементом Шеффера или элементом И-НЕ (рисунок 1,*д*).

Функцию, противоположную дизъюнкции, называют функцией стрелка Пирса или операцией ИЛИ-НЕ и обозначают через $x \uparrow y$ $(x \uparrow y = \overline{x \vee y})$. Элемент, реализующий эту функцию, называют элементом Пирса или элементом ИЛИ-НЕ (рисунок 1,*е*). Все перечисленные функции за исключением функций инверсии и импликации справедливы для любого числа ($n > 2$) аргументов.